



Politechnika Łódzka

Instytut Elektroniki

Programowanie Mikrokontrolerów

Wstęp oraz historia systemów
mikroprocesorowych.

mgr inż. Paweł Poryzała
Zakład Elektroniki Medycznej

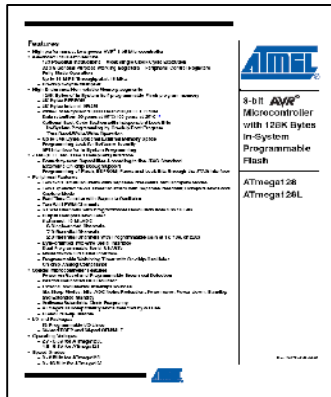


Program wykładu

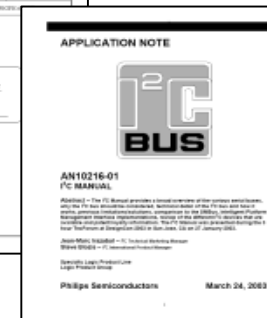
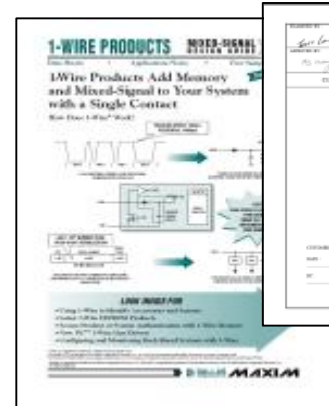
- Czym jest system wbudowany? Historia komputerów oraz mikroprocesorów.
- Systemy mikroprocesorowe – przypomnienie:
 - Architektura
 - Współpraca z pamięcią
 - Współpraca z urządzeniami peryferyjnymi
- Standardowe urządzenia peryferyjne.
- Przykładowy system mikroprocesorowy.
- Wybór języka programowania (assembler / język wysokiego poziomu).
- Zagadnienia programowania:
 - biblioteki, rozszerzenia i specyficzne konstrukcje języka C związane z mikrokontrolerami, wstawki assemblerowe, łączenie kodu w języku C i języku assemblera, obsługa przerwań.
- Systemy RTOS dla systemów wbudowanych.

Literatura

• Literatura obowiązkowa:

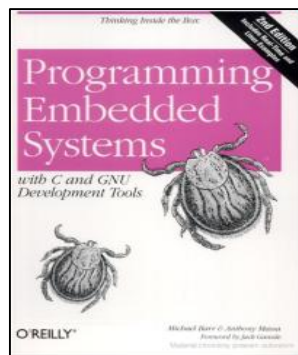


8-bit AVR Microcontroller with
128K Bytes In-System
Programmable Flash
ATmega128L datasheet
~390 stron

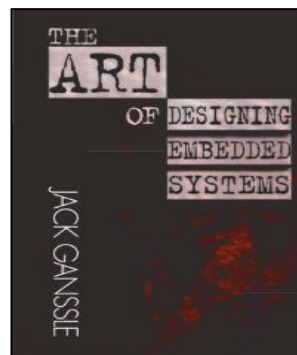


Dodatkowe
dokumentacje...
~100 stron

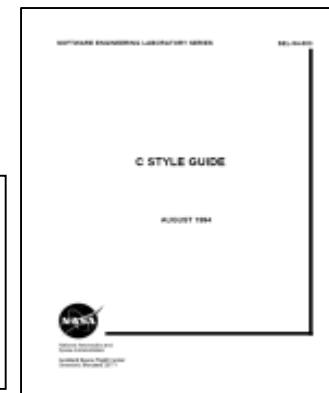
• Literatura uzupełniająca:



**Programming
Embedded
Systems**
By Michael Barr,
Anthony Massa



**The Art Of
Designing
Embedded
Systems**
By Jack Ganssle



C Style Guide
NASA

Literatura

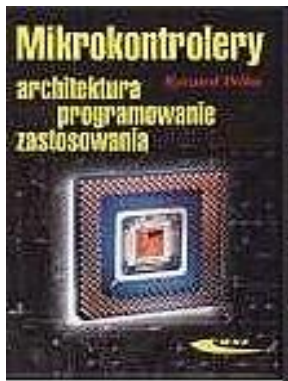
- Po polsku:



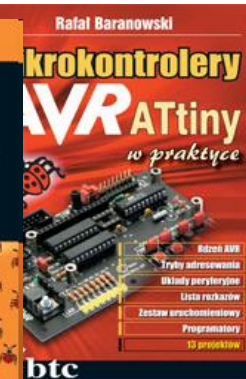
Mikrokontrolery AVR ATmega
Rafał Baranowski



Mikrokontrolery AVR w
praktyce
Jarosław Doliński



Mikrokontrolery: architektura,
programowanie, zastosowania
Ryszard Pełka



I inne...

Czego przedmiot nie obejmuje...

- Bramki logiczne oraz ich konstrukcja.
- Układy pamiętające – przerzutniki.
- Teoria układów logicznych.
- Teoria przetwarzania sygnałów cyfrowych.
- Nauki języków programowania jak Asembler / C.
- Typów danych oraz ich reprezentacji w systemach cyfrowych.





Politechnika Łódzka

Instytut Elektroniki

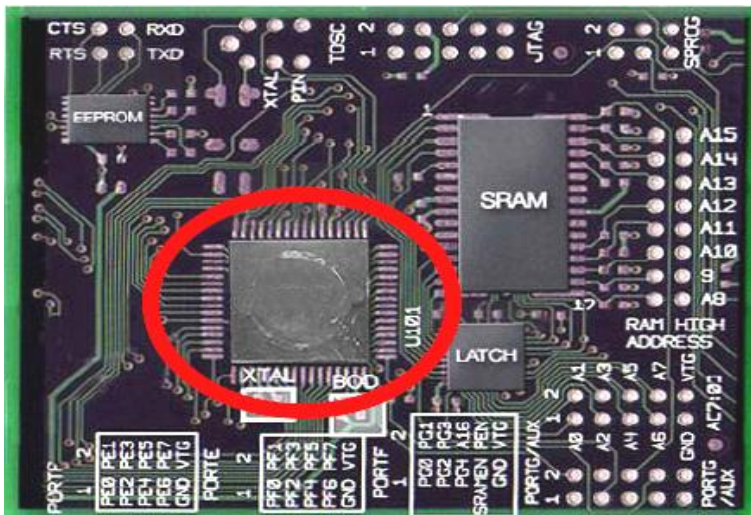
Programowanie Mikrokontrolerów

Wstęp – historia systemów
mikroprocesorowych.

mgr inż. Paweł Poryzała
Zakład Elektroniki Medycznej



Mikroprocesor



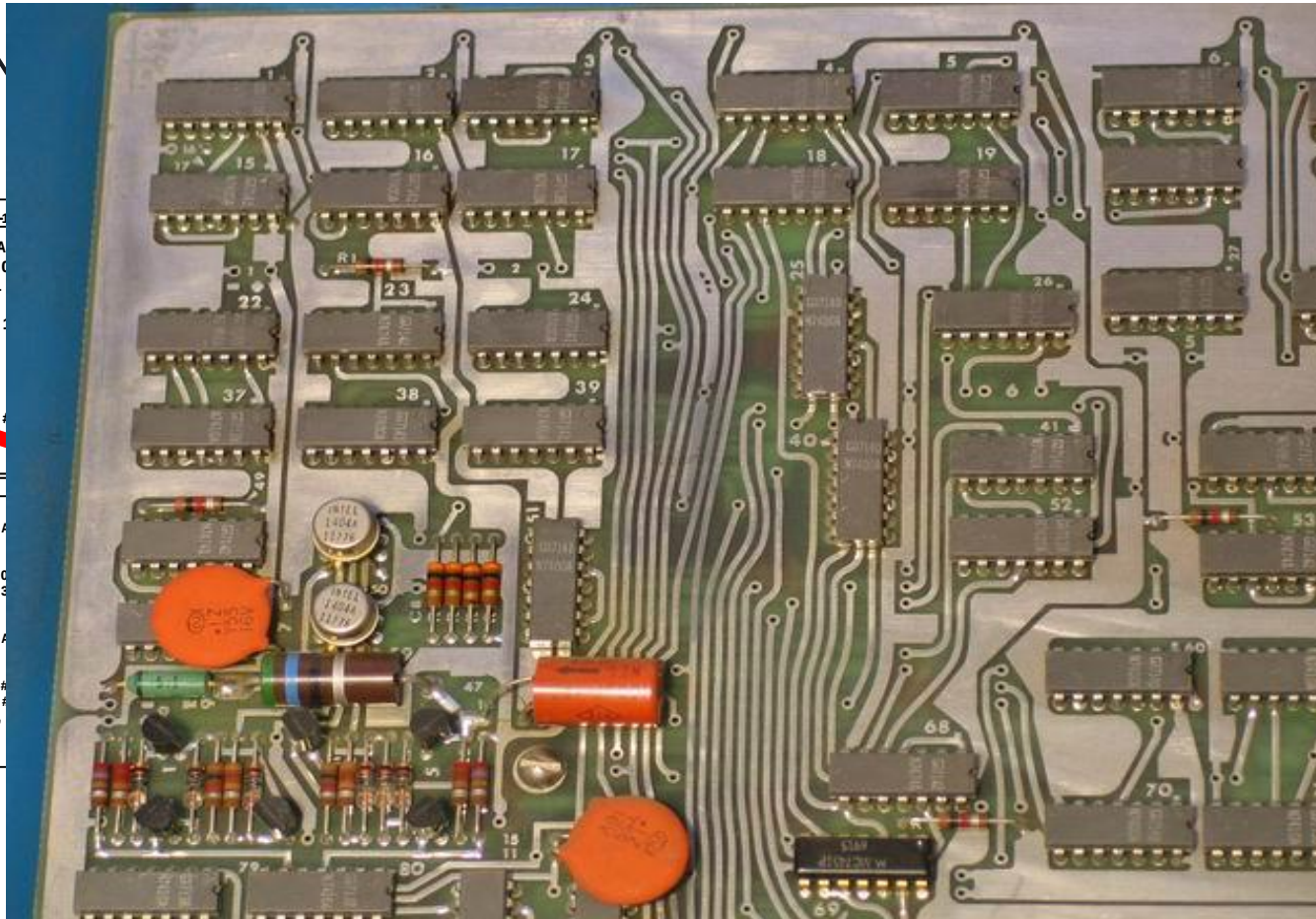
Cyfrowy układ scalony, wielkiej skali integracji, który pobiera, interpretuje oraz wykonuje operacje według dostarczonego ciągu rozkazów (ze zbioru instrukcji podstawowych)

- Z założenia wymaga:
 - pamięci stałej (ROM),
 - pamięci operacyjnej (RAM)
 - urządzeń wejścia / wyjścia

Mikroprocesor

- PRZED: specjalizowane, mało uniwersalne układy
- OBECN

```
; == 8051 - ASM / RAM-3  
; == 8051 - ASM / RAM-3  
ORG 000  
AJMP 001  
  
ORG 002  
;  
MOV A, #  
MOV B, #  
MOV R0, #  
MOV R1, #  
;  
END  
; == FEB / 2002 ==  
  
MODE = IMMEDIATE  
MOV A, #1  
MOV B, #20  
MOV SP, #3  
MOV DPTR, #  
  
MODE = IMMEDIATE  
MOV P0, #  
MOV 90H, #  
MOV P2, #  
MOV 0B0H, #  
;  
END
```

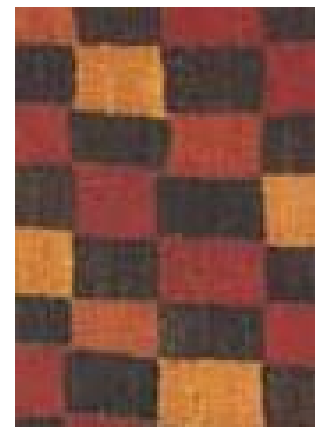


1801: Programowalne krosna

- Pierwsza programowalna maszyna
– Joseph Marie Jacquard

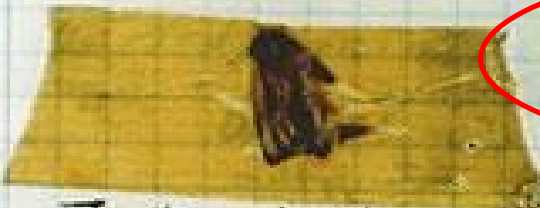


1801: Joseph Marie Jacquard



1941: Generacja „0”

9/9

0800 Antan started
 1000 " stopped - antan ✓
 1300 (032) MP - MC { 1.2700 9.037 847 025
 033 PRO 2 2.130476415 9.037 846 995 convd
 convd 2.130676415
 Relays 6-2 in 033 failed special speed test
 in relay " 11.000 test.
 Relays changed
 1100 Started Cosine Tape (Sine check)
 1525 Started Multi-Adder Test.
 1545  Relay #70 Panel F
 (moth in relay).
 First actual case of bug being found.
 1630 Antan started.
 1700 closed down.

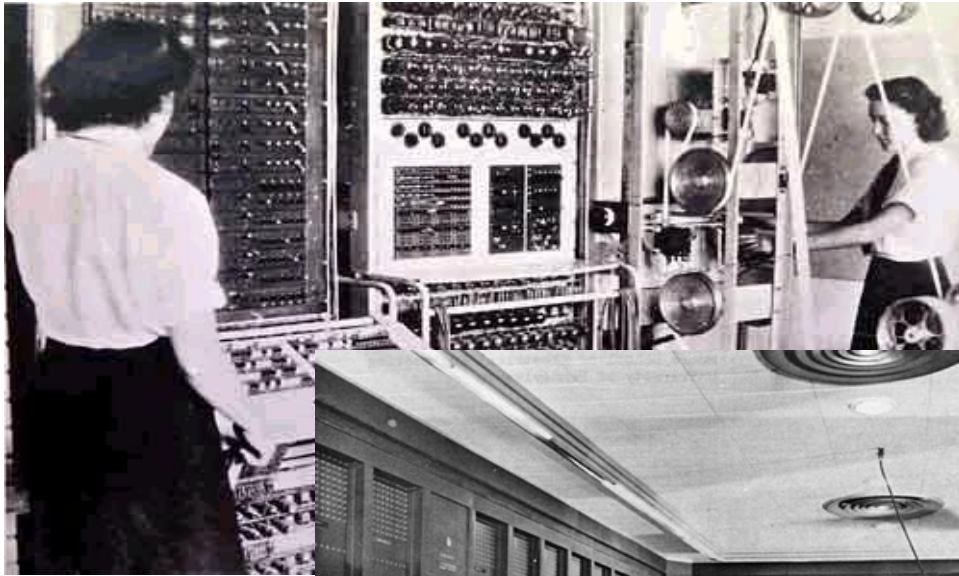
y:

Relay
 214.5
 214.5

1945: Grace Hopper, pierwsza komputerowa pluskwa

3C)

1943, 1946: Generacja „1”

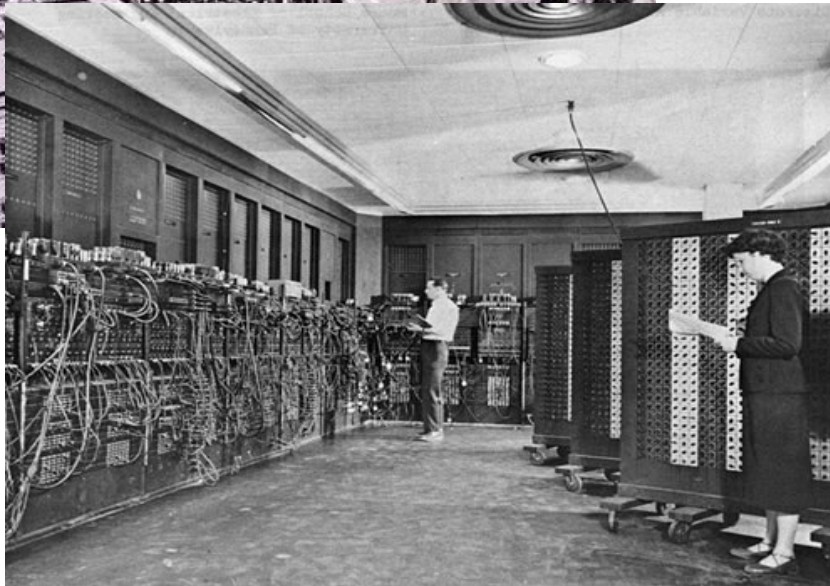


1943: Colossus Mark II

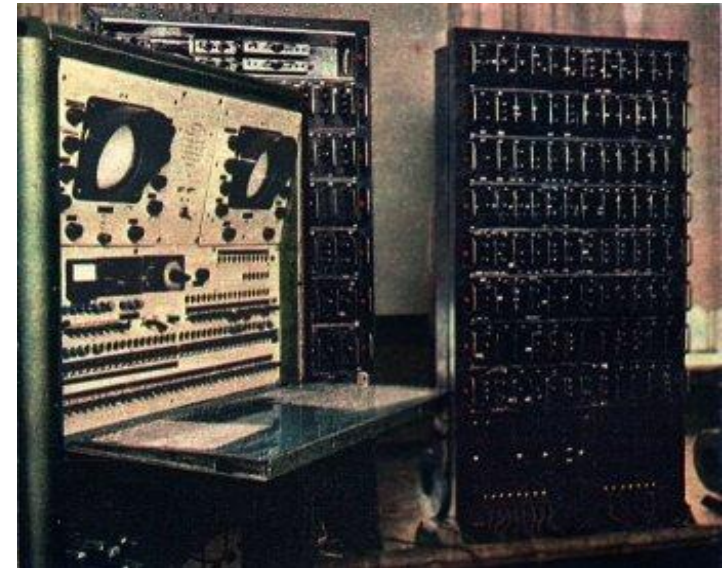
Colossus Mark II (tajny do 1975 r.)

ENIAC – Electronic Numerical Integrator and Computer

XYZ



1946: ENIAC



1958: XYZ

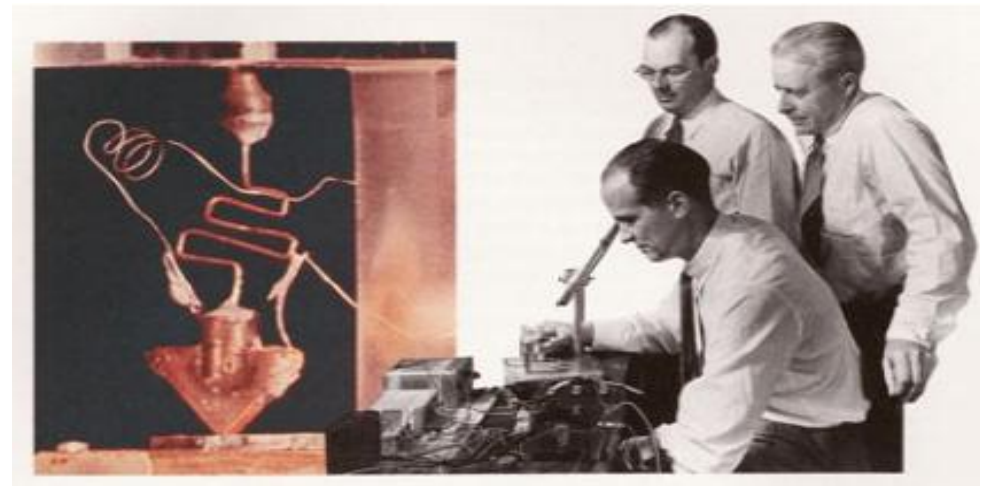
1947: Shockley, Bardeen, Brattain pierwszy tranzystor



1997: replika pierwszego tranzystora

pierwszy tranzystor:

William Shockley, John Bardeen and
Walter Brattain, Bell Laboratories



1947: pierwszy tranzystor

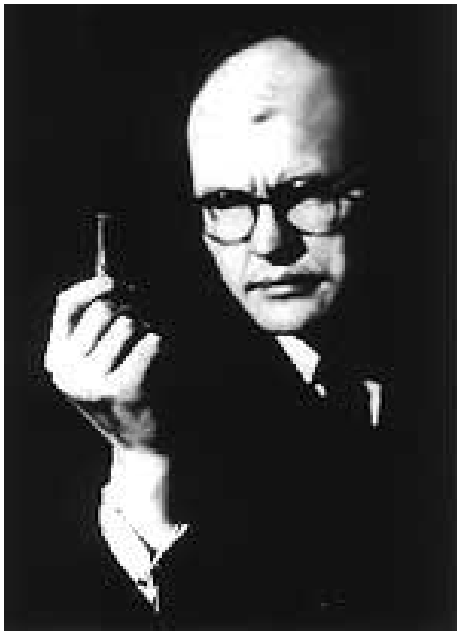
1953 - 1960: Generacja „2”



1960: PDP1

1958: Kilby – pierwszy układ scalony

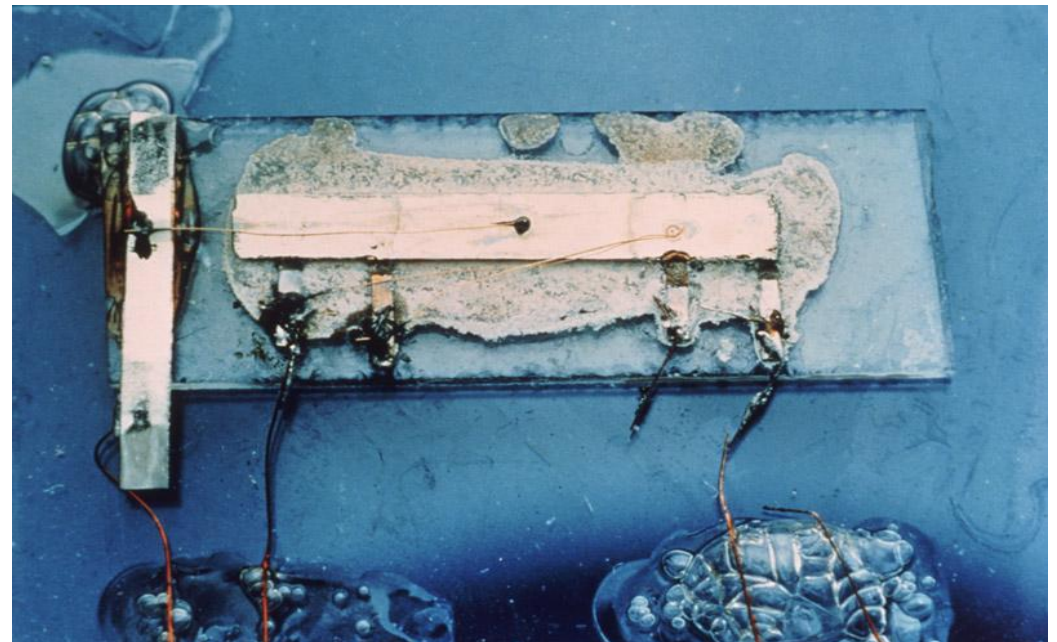
Jack Kilby, Texas Instruments,
Robert Noyce, Fairchild,



1958: Jack Kilby



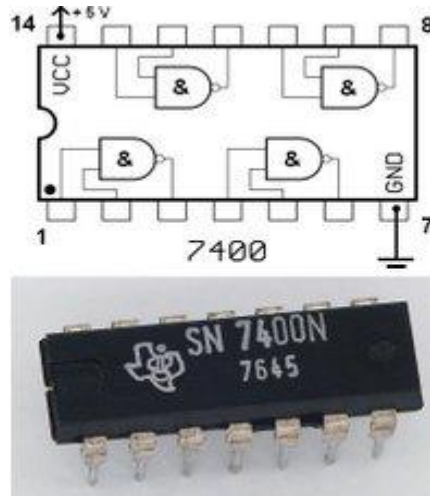
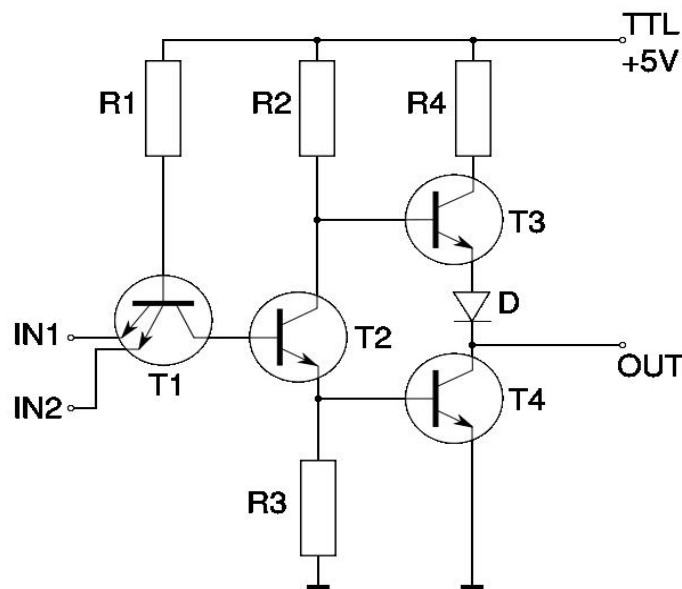
1958: Robert Noyce



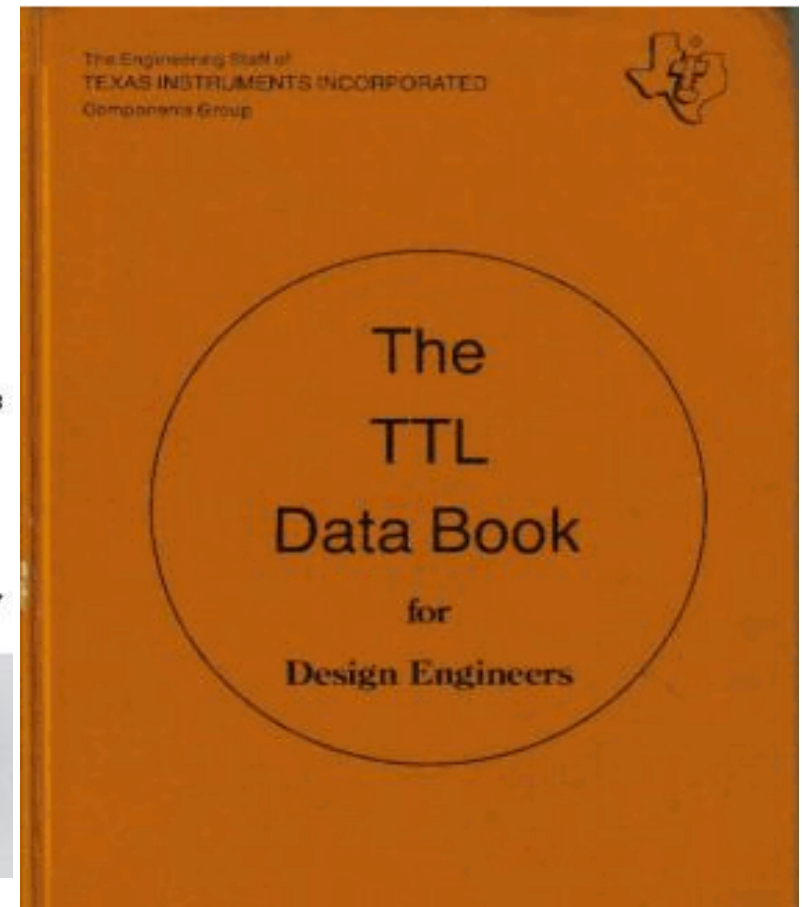
1958: pierwszy układ scalony

1962 – układy rodziny TTL

Układy TTL (ang. *Transistor–Transistor Logic*) rodziny 74'



Bramka 2-wejściowa NAND TTL (1/4 układu 7400)



1962: The TTL Data Book

1962 - 1970: Generacja „3”



1970: 16-bit PDP11

1969 – powstaje firma INTEL

- Robert Noyce i Gordon E. Moore opuszczają firmę Fairchild, powstaje niewielki INTEL.

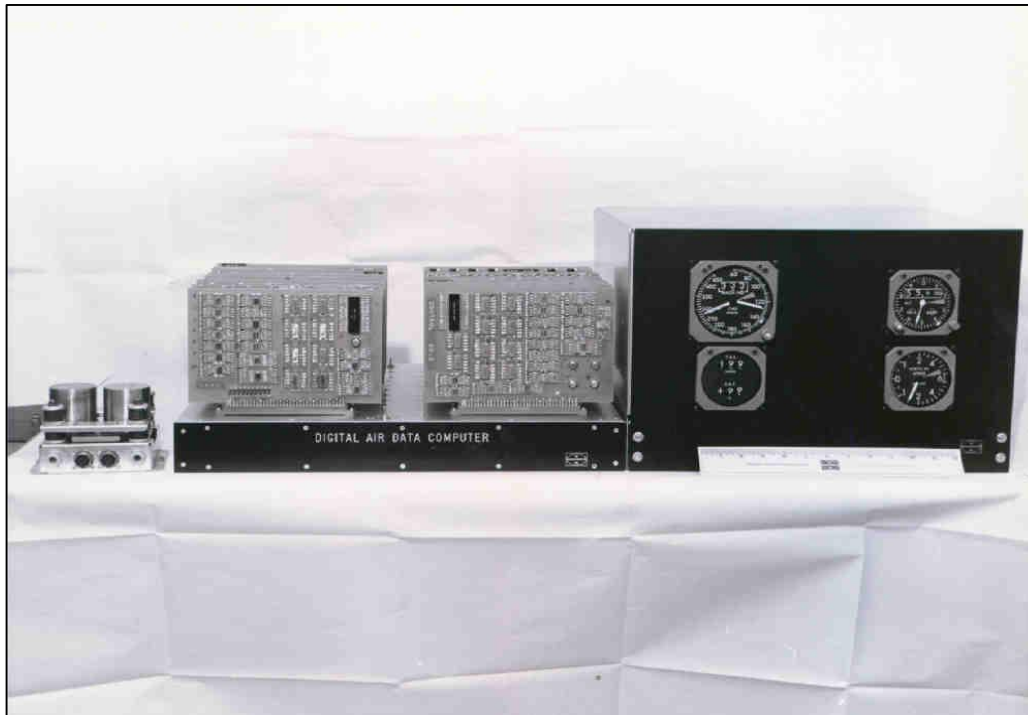


- INTEL początkowo produkuje głównie pamięci SRAM (64 bit).
- Japońska firma Busicom zamawia 12 różnych układów realizujących funkcje kalkulatorów

1970: F14 CADC

F14 CADC

F-14A Central Air Data Computer



Steve Geller, Ray Holt

Data wprowadzenia:

21 grudnia 1970

Ilość tranzystorów:

???

Częstotliwość pracy:

???

Magistrala danych: ???

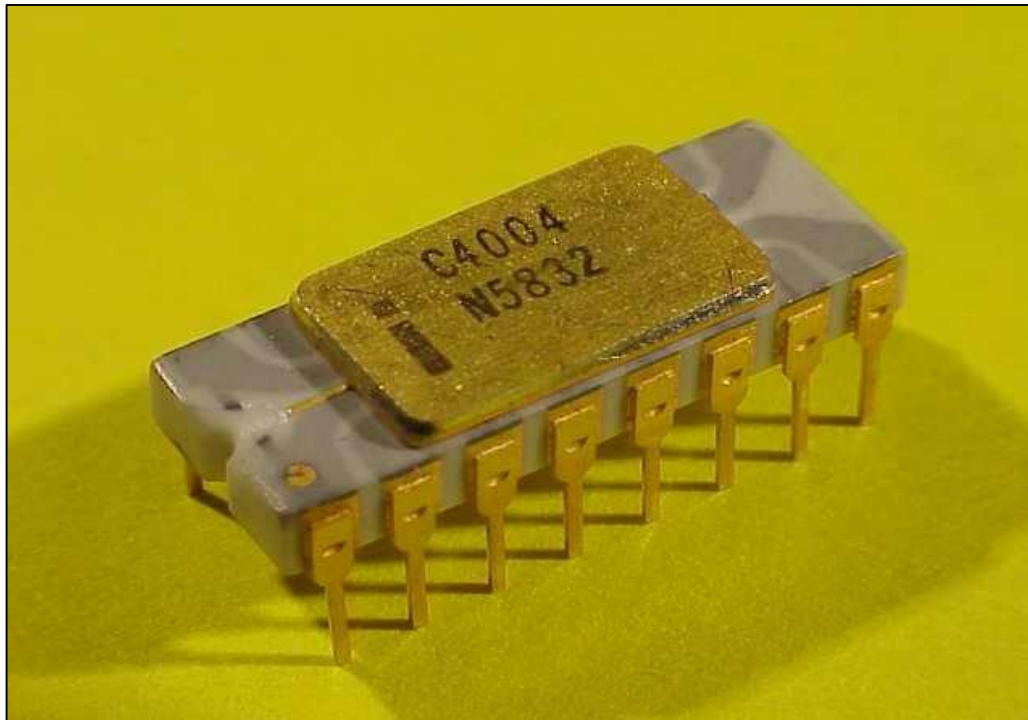
Magistrala adresowa: ???

Zasilanie: ???

Obudowa: ???

1971: INTEL 4004

Intel 4004 (MCS-4)



<http://www.antiquetech.com>

Federic Faggin, Masatoshi Shima,
Stan Mazor, Ted Hoff

Data wprowadzenia:

15 listopada 1971

Liczba tranzystorów:

2 250

Częstotliwość pracy:

740 kHz

Magistrala danych: 4 bit

Magistrala adresowa: 12 bit (mux)

Zasilanie: 15V

Obudowa: 16 pin ceramic DIP

1971: INTEL 4004



Federic Faggin

www.intel4004.com



1971: INTEL 4004



- i4001 – pamięć ROM
- i4002 – pamięć RAM
- i4003 – interfejs komunikacji szeregowej
- i4004 - mikroprocesor

www.intel4004.com

MCS-4

1976: INTEL 8048

Intel 8048 (MCS-48)

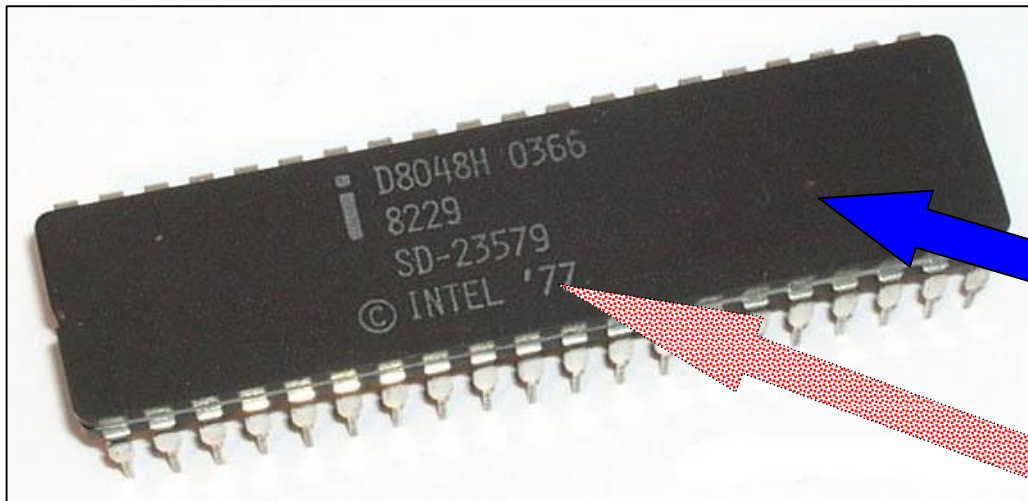
Data wprowadzenia: 1976

Częstotliwość pracy: 11 MHz

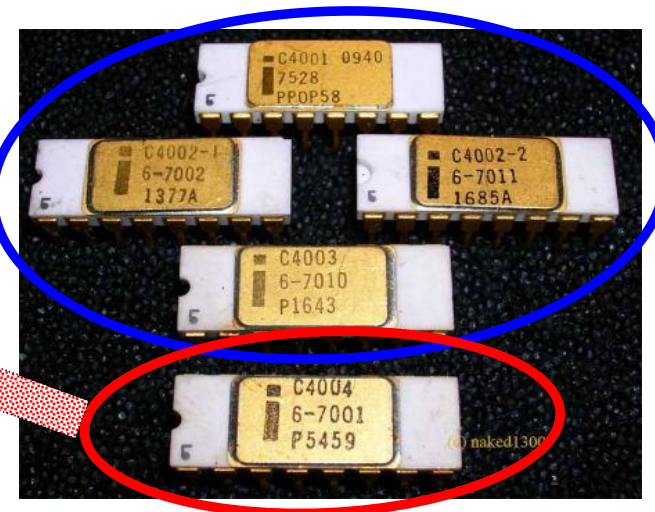
1kB onchip ROM, 64b onchip RAM

dwa przerwania zewnętrzne

Zasilanie: 5V

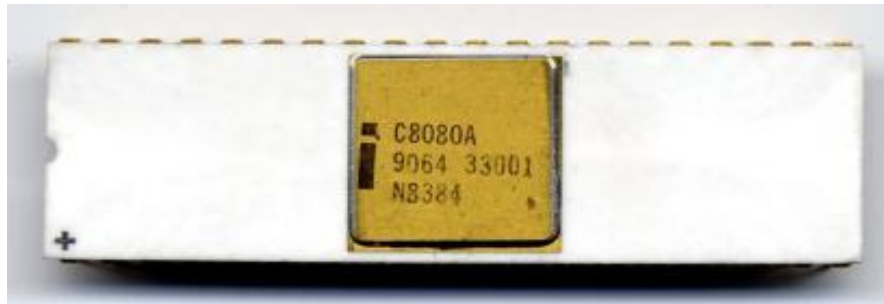


<http://www.cpu-world.com>



1975: i8008 oraz i8080, ZILOG

- 1972-1974 – INTEL rozbudowuje koncepcję i4004 do 8 bit (i8008) następnie ulepsza ją w i8080.



- F. Faggin opuszcza firmę INTEL i zakłada firmę o nazwie Zilog.

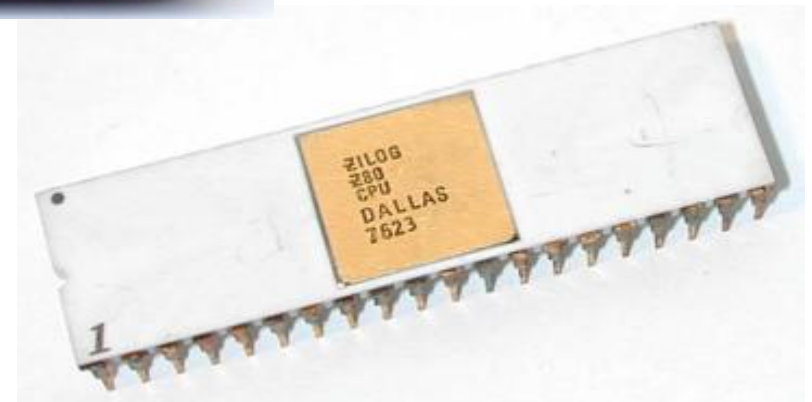


1975 – 1976: 6800 oraz Z80

- 1975 - Motorola oferuje 8-bitowy procesor 6800 (NMOS, 5 V), ten stopniowo jest ulepszany – powstaje 6809.



- 1976 – Zilog oferuje procesor Z80.



1978 – 1980: i8086, 68k

- 1978 – Pierwszy 16-bitowy procesor 8086 (ulepszony 8080).



- 1979 – Motorola oferuje 16-bitowy procesor 68000.



- 1980 – Motorola wprowadza nowy 32-bitowy procesor 68020 (później stopniowo rozszerza rodzinę 68k).



Generacja „4”



2 zł

Historia komputerów osobistych

- Intel 386, 486, Pentium I, II, III, IV, Centrino... Core 2 Duo itd.
- Motorola 68030, 68040, 68060, 88k, PowerPC, ColdFire...



Amiga



Commodore C64

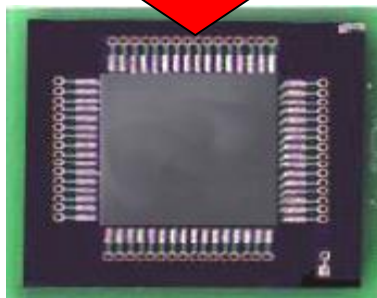
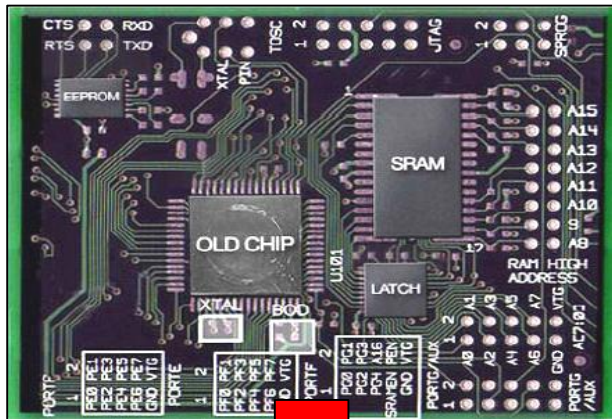


ZX Spectrum

Co z koncepcją mikrokontrolera?

- 1980 – Intel 8051 (MCS-51)
 - do chwili obecnej utrzymuje się na rynku.
- 1985 – Microchip PIC
 - w chwili obecnej procesory 8-, 16- oraz 32-bit (MIPS), również z funkcjami DSC.
- 1985 – ARM ARM1, rok później ARM2
 - w chwili obecnej cała rodzina 32-bitowych rdzeni ARM, najpopularniejsze: ARM7, ARM9 z 1993 roku,
- 1996 – Atmel AVR
 - w chwili obecnej procesory 8-, 8-/16- (XMEGA) oraz 32-bit (AVR32).
- 2004 – rdzeń ARM Cortex (Ax / Rx / Mx)

Mikrokontroler



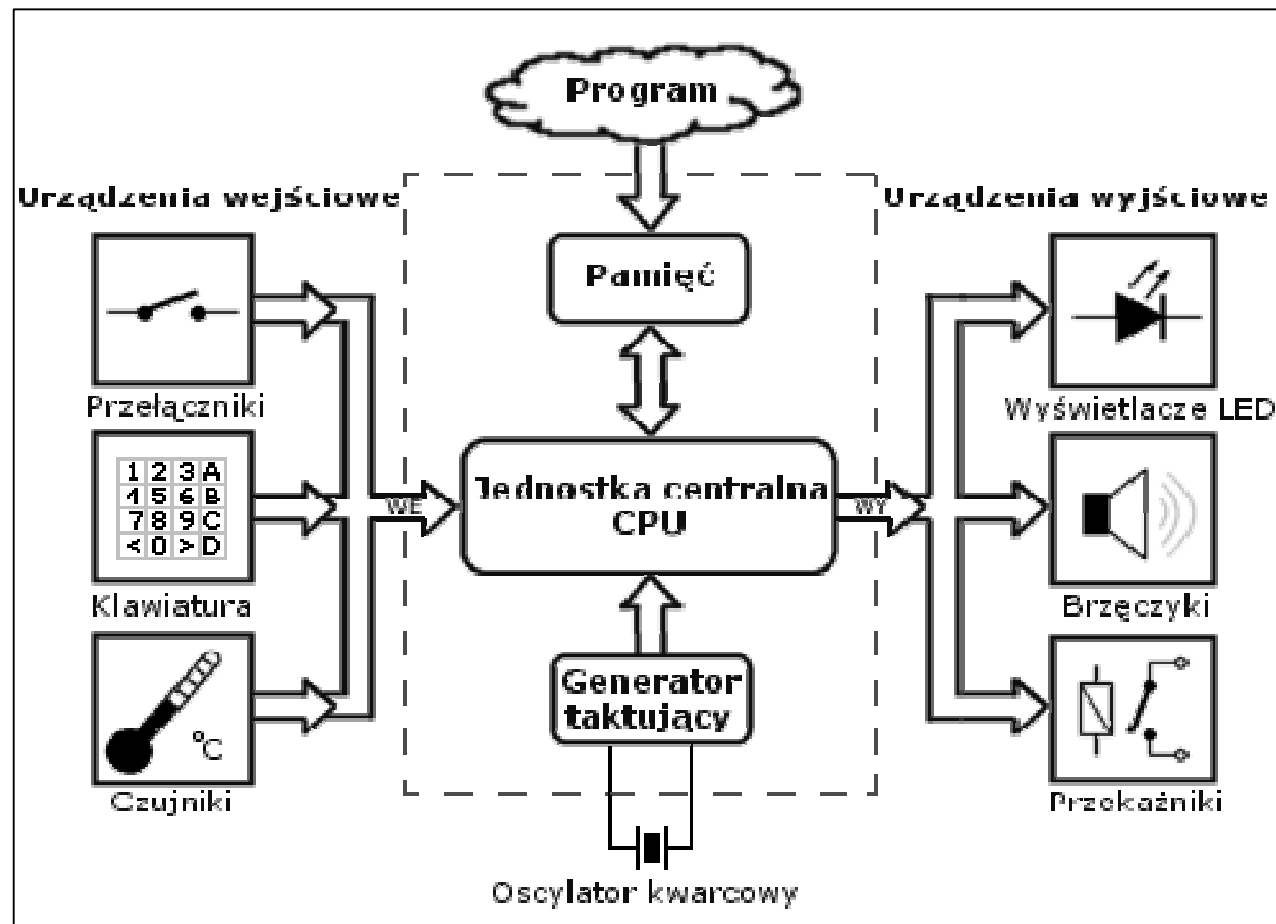
Układ scalony z wyspecjalizowanym mikroprocesorem, spełniający dwa podstawowe kryteria:

- jest zdolny do autonomicznej pracy,
- został zaprojektowany z myślą o pracy w systemach kontrolno-pomiarowych

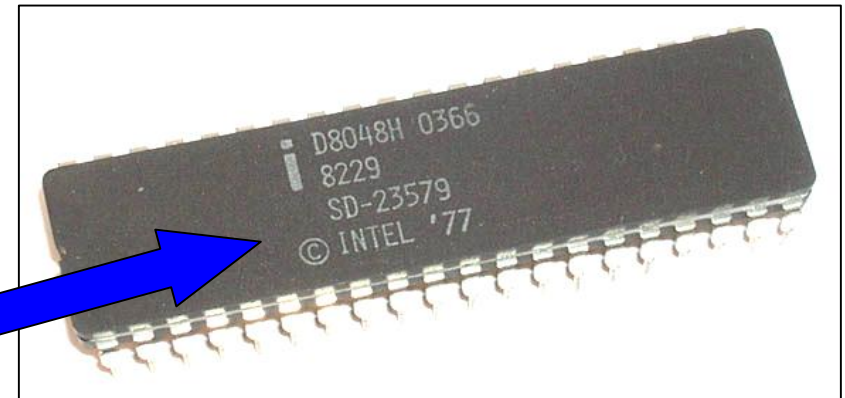
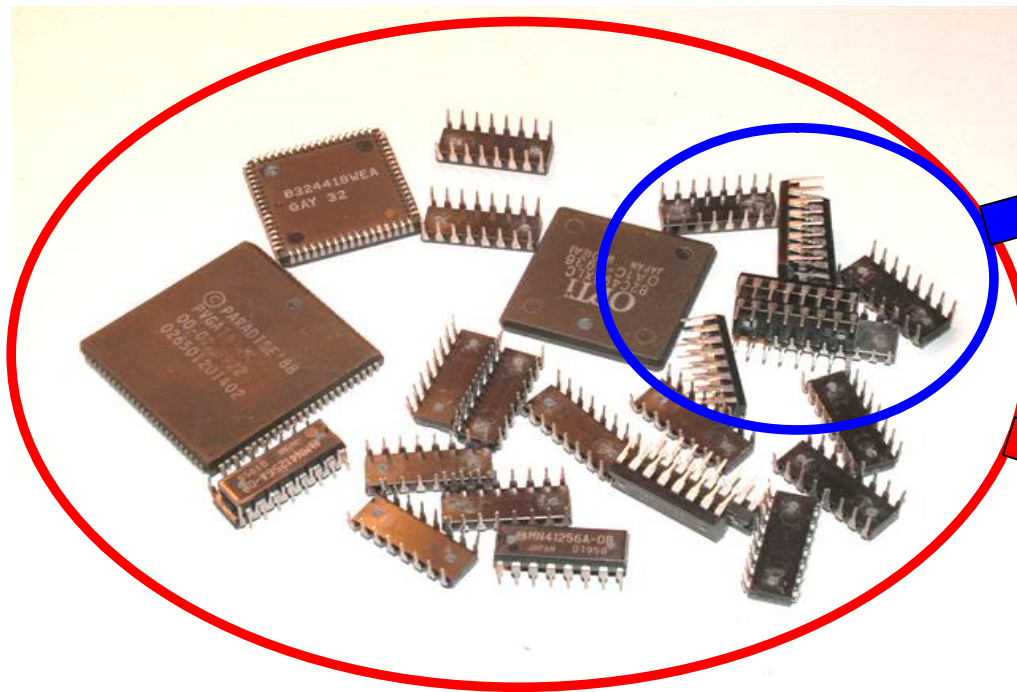
„Mikrokontrolery: architektura, programowanie, zastosowania”, Ryszard Pełka, WKŁ 2000

Mikrokontroler

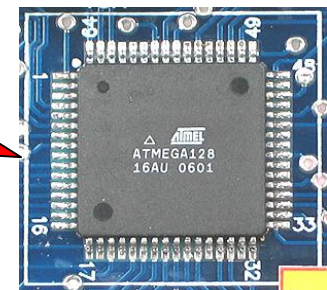
System kontrolno-pomiarowy...



Mikrokontroler

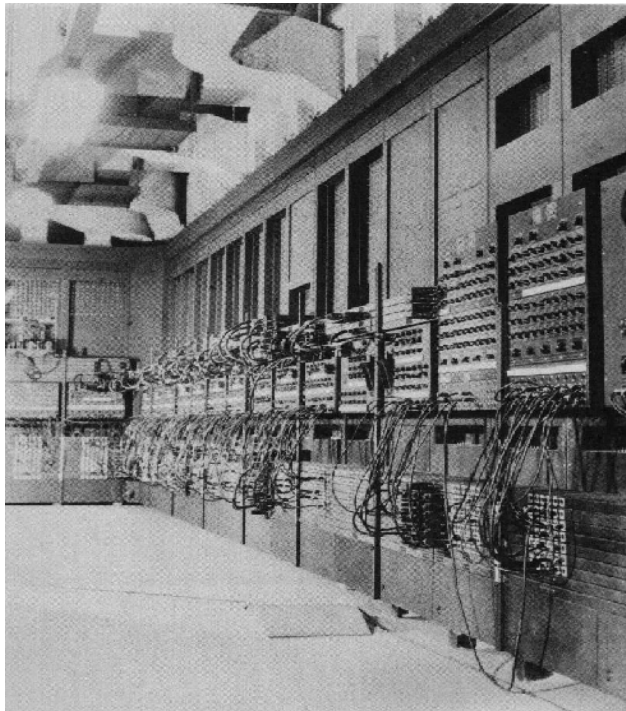


MCS-48 (1976 r.)



ATmega128 (2005 r.)

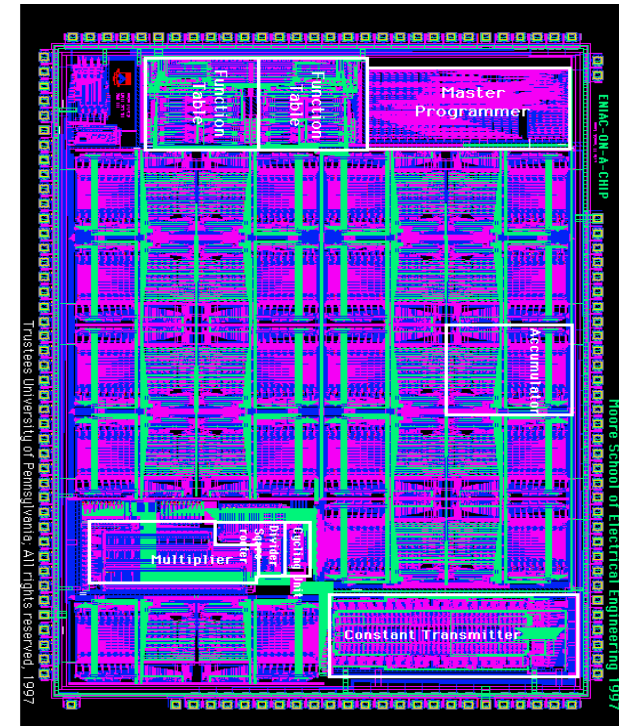
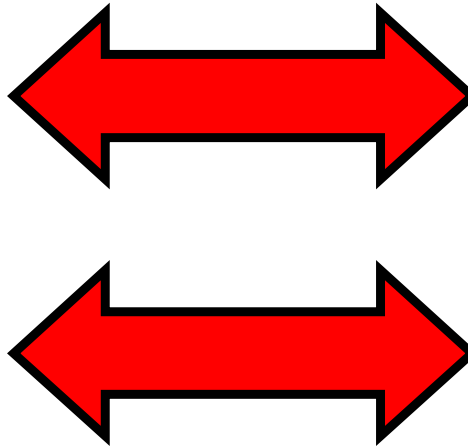
50 lat... to dużo czy mało?



1946: ENIAC

18 800 lamp elektronowych
H x W x L: 3 m x 60 cm x 30 cm (x 42)

30 ton, 140kW mocy



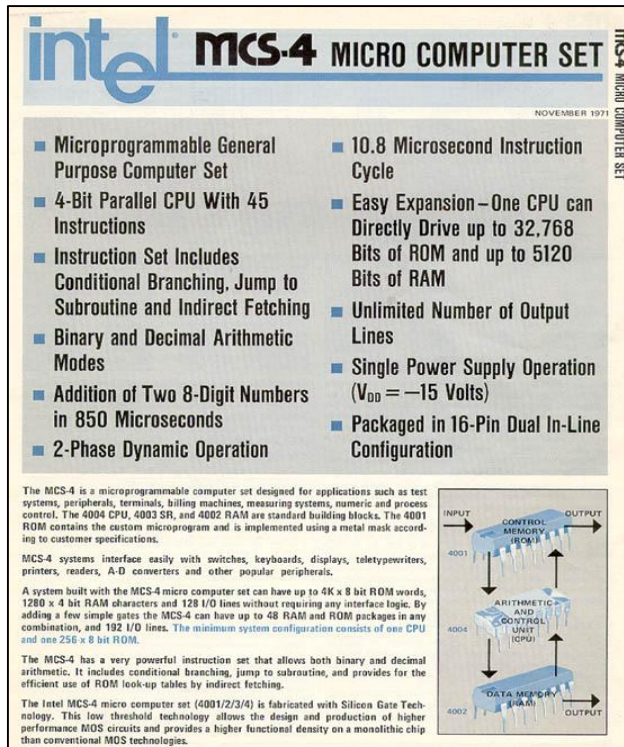
1997: ENIAC™-on-a-Chip

174,569 tranzystorów
7.44mm x 5.29mm

~150g, ~400 mW

35 lat... to dużo czy mało?

MCS-4 (1971 r.)



intel MCS-4 MICRO COMPUTER SET

NOVEMBER 1971

- Microprogrammable General Purpose Computer Set
- 4-Bit Parallel CPU With 45 Instructions
- Instruction Set Includes Conditional Branching, Jump to Subroutine and Indirect Fetching
- Binary and Decimal Arithmetic Modes
- Addition of Two 8-Digit Numbers in 850 Microseconds
- 2-Phase Dynamic Operation
- 10.8 Microsecond Instruction Cycle
- Easy Expansion—One CPU can Directly Drive up to 32,768 Bits of ROM and up to 5120 Bits of RAM
- Unlimited Number of Output Lines
- Single Power Supply Operation ($V_{DD} = -15$ Volts)
- Packaged in 16-Pin Dual In-Line Configuration

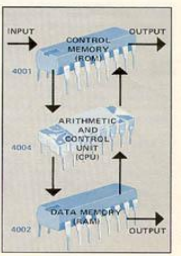
The MCS-4 is a microprogrammable computer set designed for applications such as test systems, peripherals, terminals, billing machines, measuring systems, numeric and process control. The 4004 CPU, 4003 SR, and 4002 RAM are standard building blocks. The 4001 ROM contains the custom microprogram and is implemented using a metal mask according to customer specifications.

MCS-4 systems interface easily with switches, keyboards, displays, teletypewriters, printers, readers, A-D converters and other popular peripherals.

A system built with the MCS-4 micro computer set can have up to 4K x 8 bit ROM words, 1280 x 4 bit RAM characters and 128 I/O lines without requiring any interface logic. By adding a few simple gates the MCS-4 can have up to 48 RAM and ROM packages in any combination, and 192 I/O lines. The minimum system configuration consists of one CPU and one 256 x 8 bit ROM.

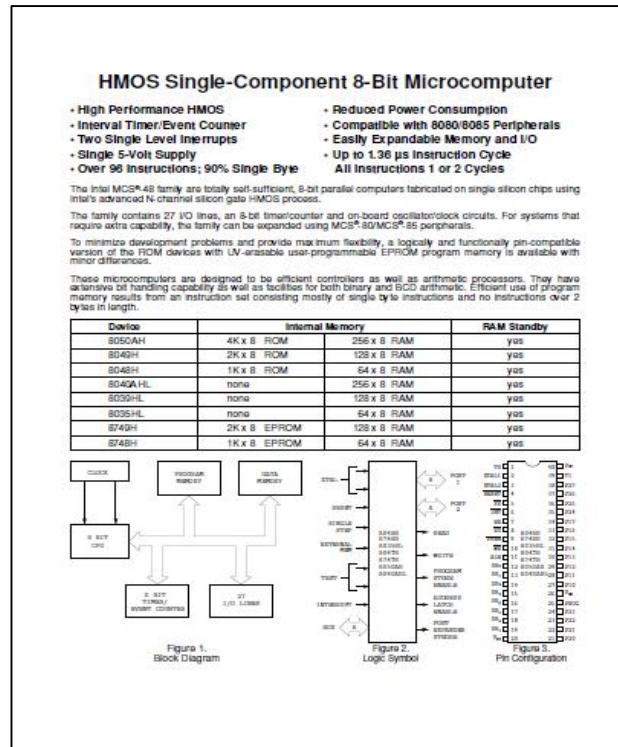
The MCS-4 has a very powerful instruction set that allows both binary and decimal arithmetic. It includes conditional branching, jump to subroutine, and provides for the efficient use of ROM look-up tables by indirect fetching.

The Intel MCS-4 micro computer set (4001/2/3/4) is fabricated with Silicon Gate Technology. This low threshold technology allows the design and production of higher performance MOS circuits and provides a higher functional density on a monolithic chip than conventional MOS technologies.



12 stron

MCS-48 (1976 r.)



HMO5 Single-Component 8-Bit Microcomputer

- High Performance HMO5
- Interval Timer/Event Counter
- Two Single Level Interrupts
- Single 5-volt Supply
- Over 96 Instructions; 90% Single Byte
- Reduced Power Consumption
- Compatible with 8080/8085 Peripherals
- Easily Expandable Memory and I/O
- Up to 1.36 μ s Instruction Cycle
- All Instructions 1 or 2 Cycles

The Intel MCS-48 family are totally self-sufficient, 8-bit parallel computers fabricated on single silicon chips using Intel's advanced N-channel silicon gate HMO5 process.

The family contains 27 I/O lines, an 8-bit timer/counter and on-board oscillator/clock circuits. For systems that require extra capability, the family can be expanded using MCS-80/MC8-P 85 peripherals.

To minimize development problems and provide maximum flexibility, a logically and functionally pin-compatible version of the ROM devices with UV-erasable user-programmable EPROM program memory is available with minor differences.

These microcomputers are designed to be efficient controllers as well as arithmetic processors. They have extensive bit handling capability as well as facilities for both binary and BCD arithmetic. Efficient use of program memory results from an instruction set consisting mostly of single byte instructions and no instructions over 2 bytes in length.

Device	Internal Memory	RAM Standby
8050AH	4K x 8 ROM	256 x 8 RAM
8042H	2K x 8 ROM	128 x 8 RAM
8048H	1K x 8 ROM	64 x 8 RAM
804AH	none	256 x 8 RAM
8050HL	none	128 x 8 RAM
8050HL	none	64 x 8 RAM
8740H	2K x 8 EPROM	128 x 8 RAM
8748H	1K x 8 EPROM	64 x 8 RAM

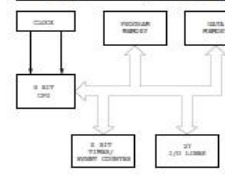
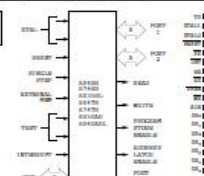



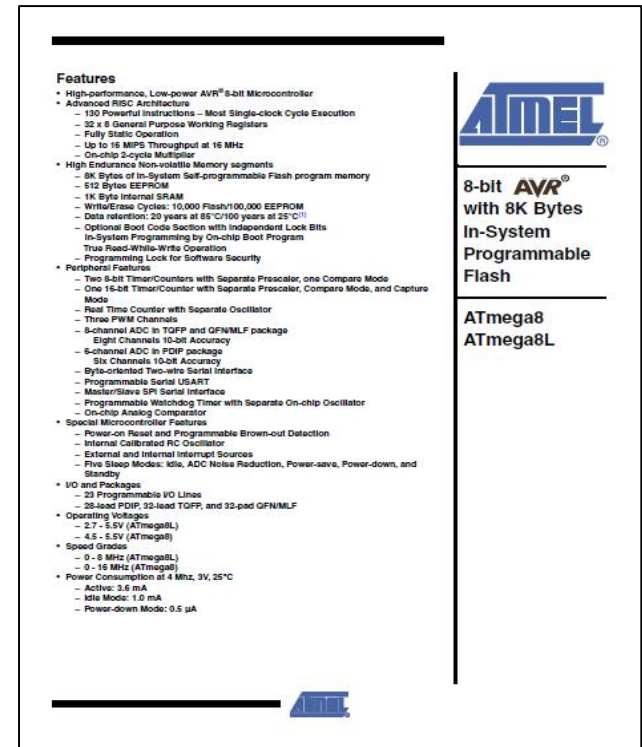

Figure 1. Block Diagram

Figure 2. Logic Symbol

Figure 3. Pin Configuration

72 strony

ATmega8(L) (2006 r.)



ATmega8(L)

8-bit AVR[®] with 8K Bytes In-System Programmable Flash

Features

- High-performance, Low-power AVR[®] 8-bit Microcontroller
- Advanced RISC Architecture
 - 150 Powerful Instructions – Most Single-clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 16 MIPS Throughput at 16 MHz
 - On-chip 2-cycle Multiplier
- High Endurance Non-volatile Memory segments
 - 8K Bytes of In-System Self-programmable Flash program memory
 - 512 Bytes EEPROM
 - 1K Byte Internal SRAM
 - Write/Erase Cycles: 10,000 Flash/100,000 EEPROM
 - Data retention: 20 years at 85°C/100 years at 25°C⁽¹⁾
 - Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
 - Programming Lock for Software Security
- Peripheral Features
 - Two 8-bit Timer/Counters with Separate Prescaler, one Compare Mode
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Real Time Counter with Separate Oscillator
 - Three PWM Channels
 - 8-channel ADC in TQFP and QFNMLF package
 - Eight Channels 10-bit Accuracy
 - 6-channel ADC in PDIP package
 - Six Channels 10-bit Accuracy
 - Byte-oriented Two-wire Serial Interface
 - Programmable Serial USART
 - Master/Slave SPI Serial Interface
 - Programmable Watchdog Timer with Separate On-chip Oscillator
 - On-chip Analog Comparator
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated RC Oscillator
 - External and Internal Interrupt Sources
 - Five Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, and Standby
- I/O and Packages
 - 23 Programmable I/O Lines
 - 28-lead PDIP, 32-lead TQFP, and 32-pad QFNMLF
- Operating Voltages
 - 2.7 - 5.5V (ATmega8L)
 - 4.5 - 5.5V (ATmega8)
- Speed Grades
 - 0 - 8 MHz (ATmega8L)
 - 0 - 16 MHz (ATmega8)
- Power Consumption at 4 MHz, 3V, 25°C
 - Active: 3.6 mA
 - Idle Mode: 1.0 mA
 - Power-down Mode: 0.5 μ A

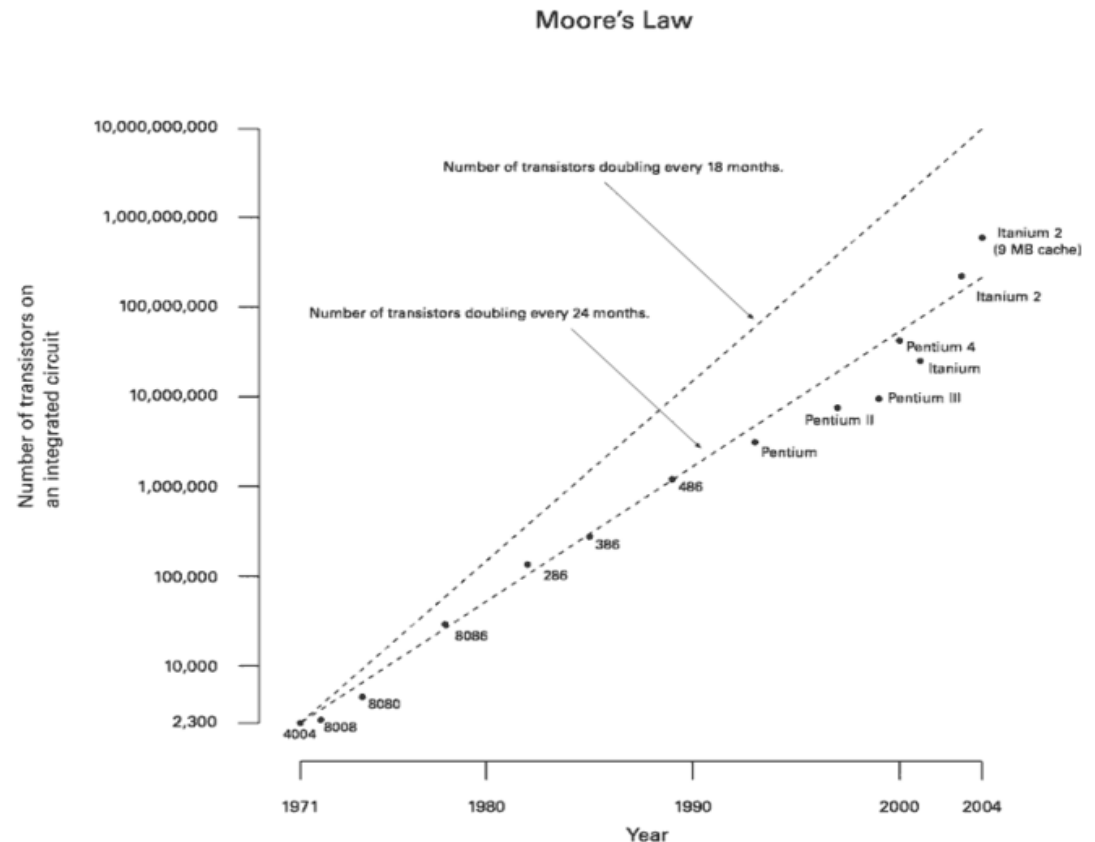


308 stron

Prawo Moore'a

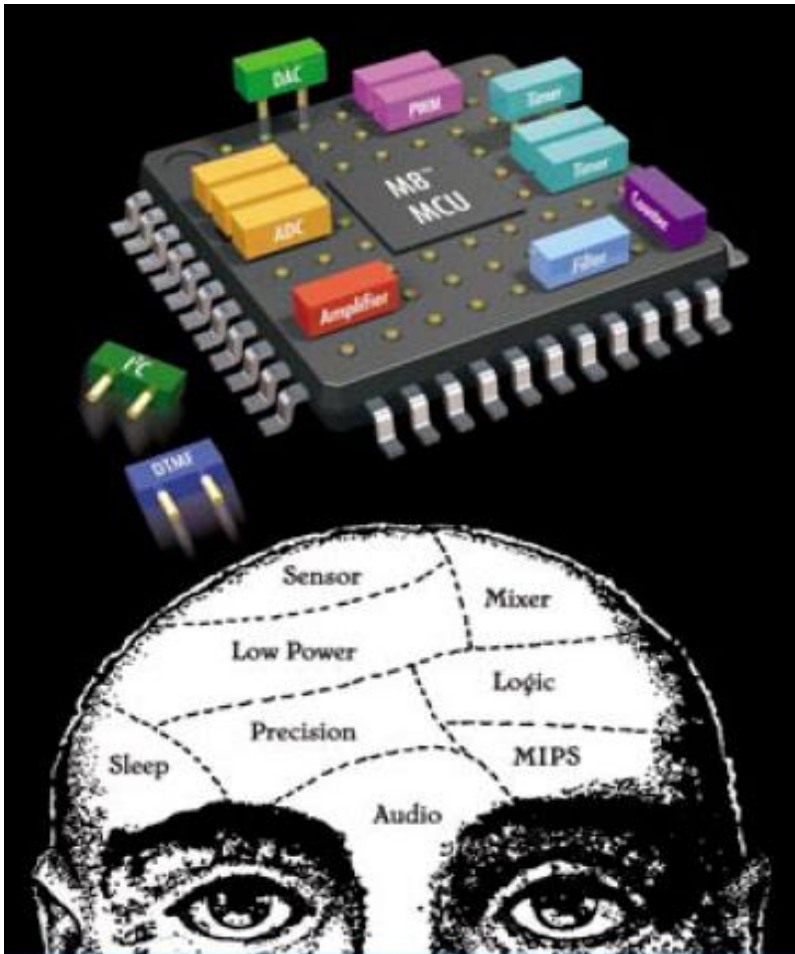
*number of transistors
that can be placed
inexpensively on an
integrated circuit will
increase
exponentially, and it
will double about
every two years*

Gordon E. Moore





Peryferia „w standardzie”



- Pamięć:
 - FLASH
 - SRAM
 - EEPROM
 - Liczniki (timer) 8 / 16 bitowe z PWM
 - System przerwań zewnętrznych
 - ADC
 - Watchdog
-
- Interfejsy:
 - USART
 - SPI
 - I2C
 - CAN
 - USB
 - Ethernet

Najpopularniejsi producenci



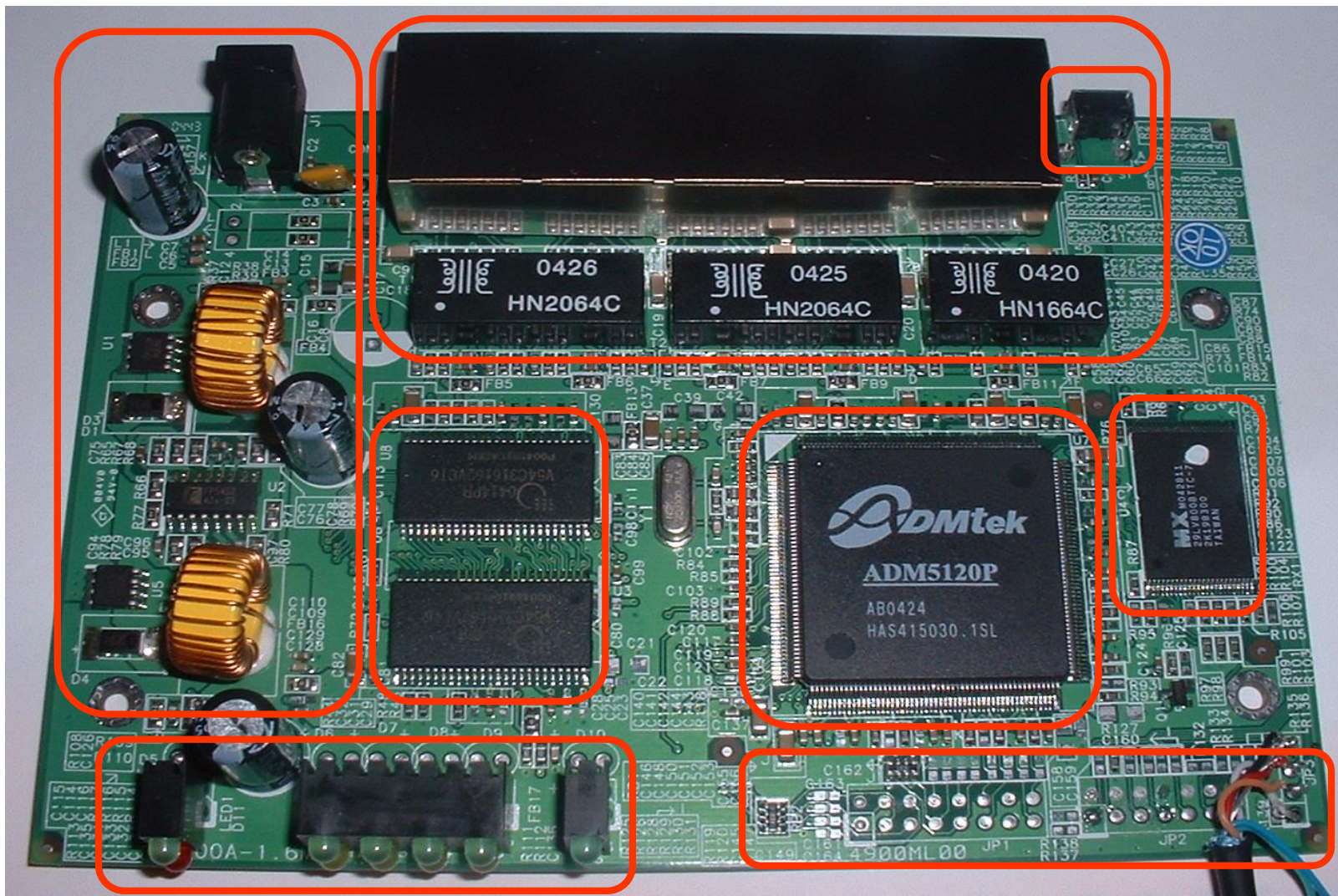
- Rodziny:

- PIC: PIC10, PIC14, PIC16, PIC18
- dsPIC: PIC24, dsPIC30, dsPIC33
- AVR: ATtiny, ATmega, ATxmega
- AVR32: UC3A i UC3B,
- ARM: ARM7, ARM9, Cortex A/M/R
- 8051, 8052, 386SX/CX
- ST: ST6, ST7, uPSD, ST10
- HC05, HC08, HCS08, RS08, HC12, HC16
- TMS430, C2000

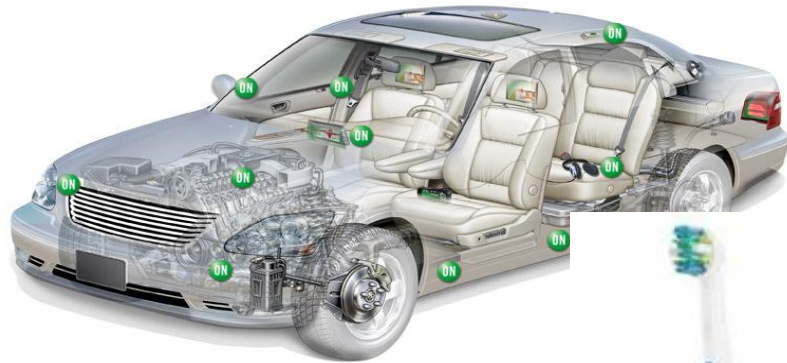
System zintegrowany (wbudowany)

- system komputerowy specjalnego przeznaczenia, który staje się integralną częścią obsługiwanego przez niego sprzętu (*pl.wikipedia.org*)
- special-purpose computer system designed to perform one or a few dedicated functions, often with real-time computing constraints; it is usually embedded as part of a complete device including hardware and mechanical parts. In contrast, a general-purpose computer, such as a personal computer, can do many different tasks depending on programming (*en.wikipedia.org*)

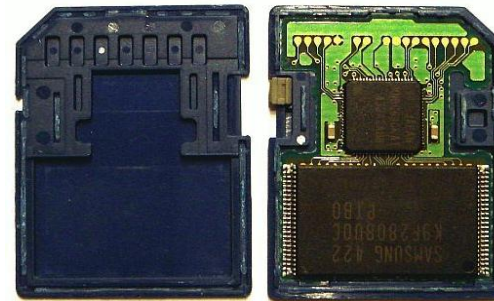
System zintegrowany - przykład



Typowe zastosowania



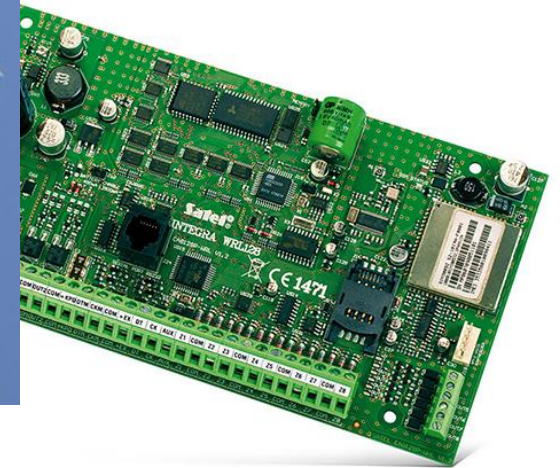
- Przemysł samochodowy
- Automatyka i robotyka
- Sprzęt RTV/AGD oraz powszechnego użytku



<http://www.oralb.pl>
<http://www.onsemi.com>
<http://www.botmag.com>
<http://www.sonyericsson.com>

Typowe zastosowania

- Technika wojskowa
- Elektroniczne systemy pomiarowe
- Sprzęt komputerowy
- Systemy alarmowe



<http://en.wikipedia.org>



Politechnika Łódzka

Instytut Elektroniki

Dziękuję za uwagę.

