



Politechnika Łódzka

Instytut Elektroniki

Programowanie Mikrokontrolerów

Magistrala I2C (*Inter-Integrated Circuit*).

mgr inż. Paweł Poryzała

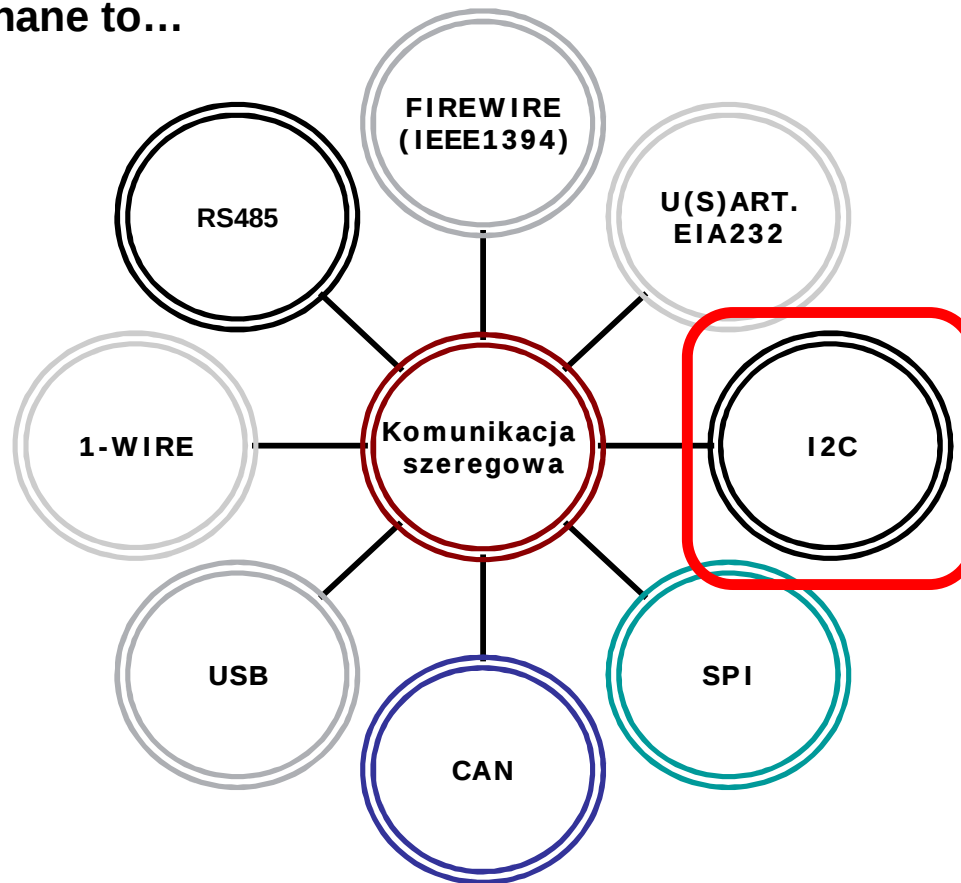
Zakład Elektroniki Medycznej



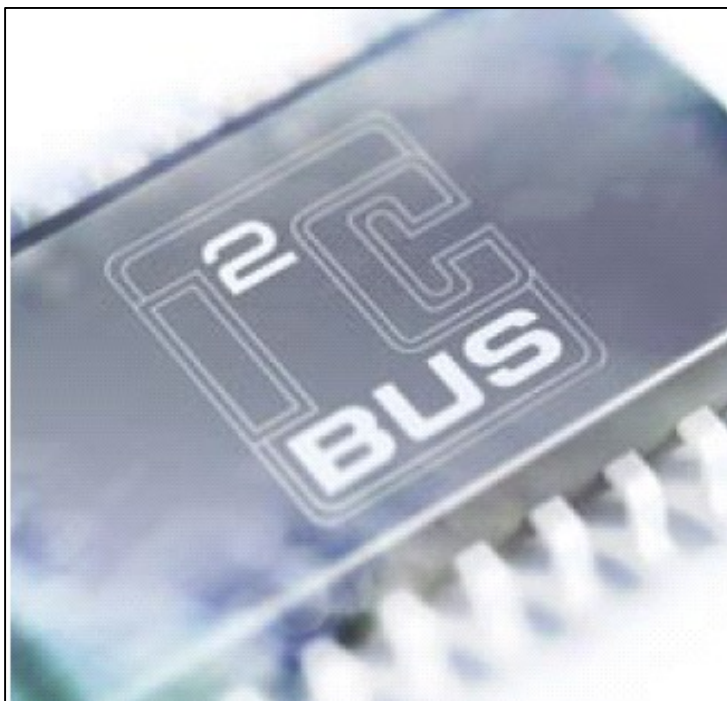
Komunikacja szeregowa

- Jakie znamy typy komunikacji szeregowej?

Prawdopodobnie najbardziej znane to...



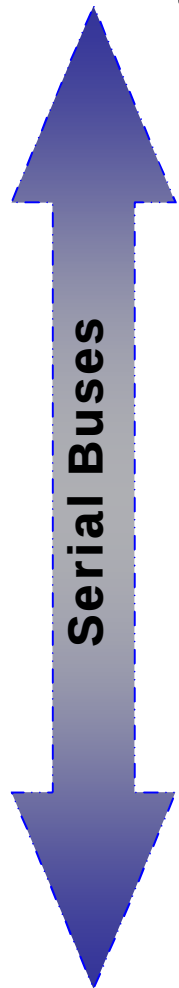
Zagadnienia



- Podstawowe informacje:
 - Specyfikacja i założenia magistrali I2C,
 - Warstwa fizyczna oraz hardware potrzebny do pracy,
 - Protokół wymiany danych,
 - Transmisja danych,
 - Tryb *single* oraz *multi master*,
 - Warunki START/STOP,
 - Adresowanie,
 - Operacje zapisu / odczytu,
 - Operacje mieszane.

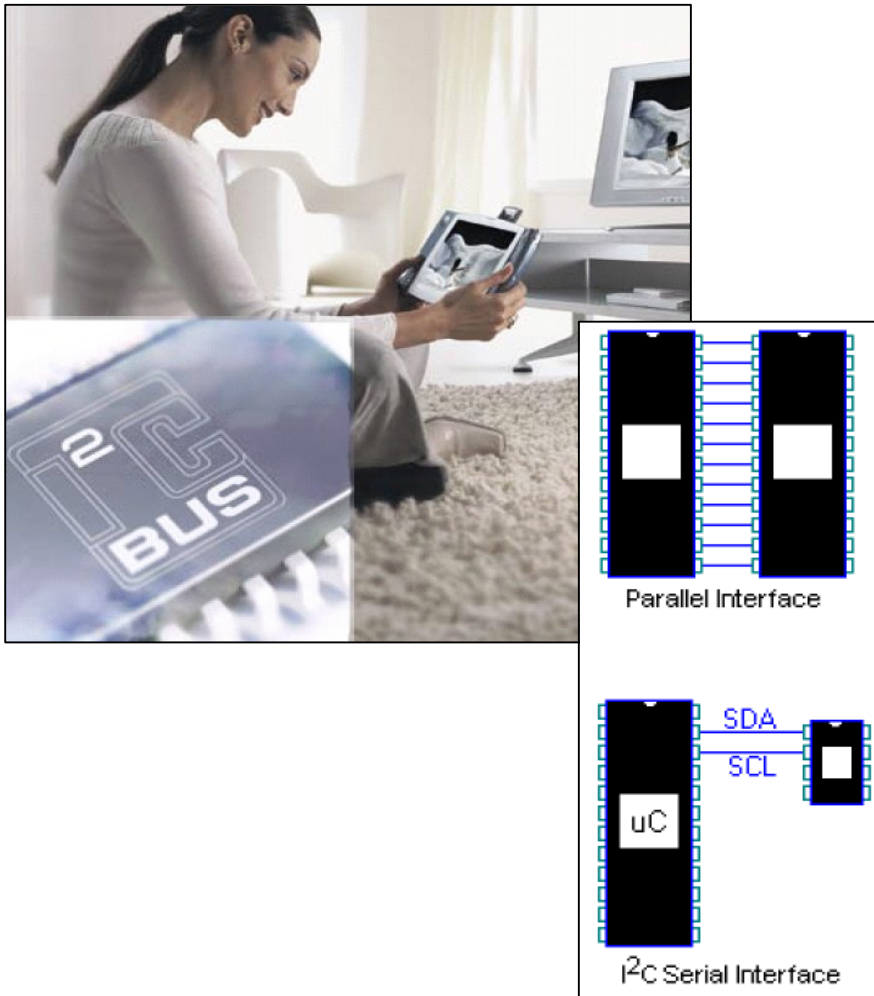
Opracowane na podstawie dokumentów
firmy Philips Semiconductors:
I2C MANUAL, I2C Handbook oraz
I2C-bus specification and user manual

I2C



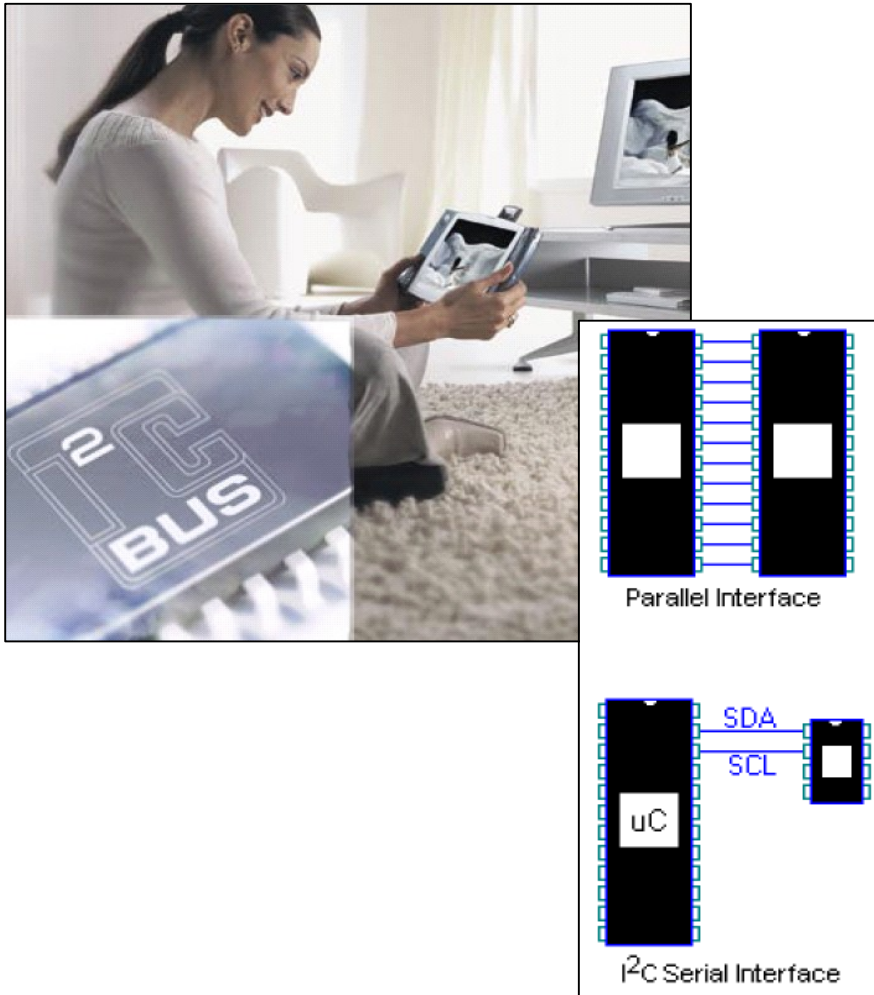
- I2C (spelled: 'eye-squared-see') – *Inter-Integrated Circuit*:
 - Zaproponowany przez firmę Philips (lata '80, odbiorniki TV) jako zapewniająca prosty sposób komunikacji pomiędzy uC a peryferiami (przy minimalnej liczbie połączeń),
 - Połączenie szeregowe, synchroniczne, dwu-kierunkowe o prędkości transmisji 400 kbps (typowo), 3,4 Mbps (maksymalnie),
 - Dwie linie magistrali:
 - SDA: Serial Data,
 - SCL: Serial Clock.
 - Brak standaryzowanych sposobów połączeń czy też gniazd,
 - Dobrze udokumentowana,
 - Ugruntowana pozycja na rynku,
 - Szeroko stosowana.

Zastosowania I2C



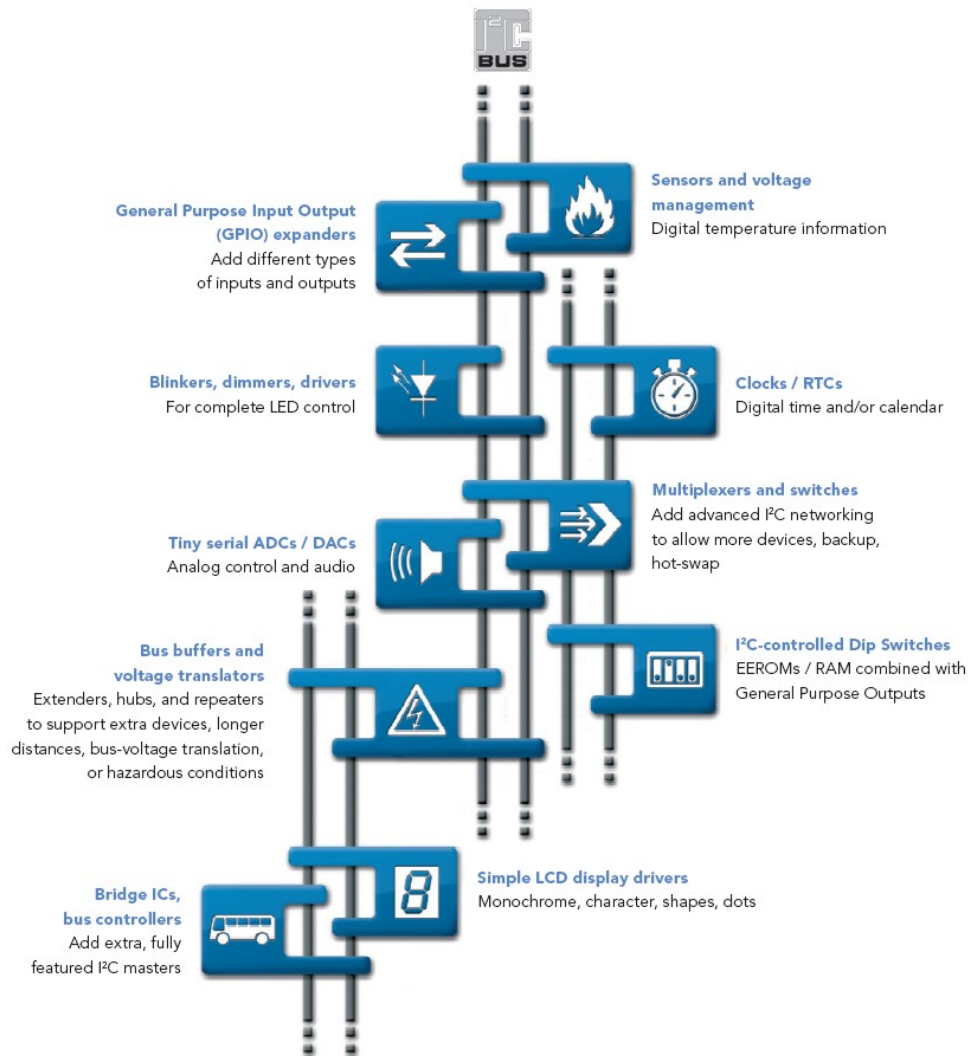
- Dlaczego warto znać i stosować magistralę I2C??
- Prosta komunikacja na niewielkim dystansie,
- Bogata oferta układów pracujących z jej wykorzystaniem (ponad 1000 układów produkowanych przez ponad 50 producentów)...
 - Przetworniki A/C i C/A,
 - Układy RTC,
 - Konwertery równoległe 8-bit -> I2C,
 - „Jumpers” i DIP Switches,
 - Ekspandery wejścia/wyjścia,
 - Szeregowe pamięci EEPROM,
 - Czujniki temperatury, napięcia,
 - Inne...

Zalety oraz wady komunikacji I2C



- Zalety:
 - prosta,
 - dobrze poznana i stosowana od lat,
 - niski koszt implementacji,
 - bardzo szeroki wybór układów peryferyjnych,
 - wiele układów na wspólnej magistrali (adresowanie)
 - jedynie dwie linie komunikacji,
 - prosta diagnostyka,
 - tryb *multi-master*.
- Wady:
 - ograniczona prędkość transmisji (głównie w starszych układach).

Przykłady zastosowań



- Grupy urządzeń:
 - GPIO,
 - Sensory temperatury,
 - Kontrolery LED,
 - Układy RTC,
 - Multiplexery oraz przełączniki,
 - Bufory magistrali,
 - Kontrolery LCD,
 - Przetworniki ADC / DAC,
 - Pamięci EEPROM,
 - Kontrolery magistrali oraz układy pośredniczące.

Dostępne produkty

- Obudowy DIP, SO, SSOP, QSOP, TSSOP, HVQFN i inne
- Prędkości transmisji (linia SCK):
 - starsze układy typowo 100 kHz,
 - nowsze układy typowo 400 kHz,
 - układy o większym zapotrzebowaniu na pasmo transmisji max. 3,4 MHz
- Napięcia zasilania:
 - 2,5 do 5 V, 2,8 do 5,5V,
 - nowsze układy: 2,3 do 5,5V lub 3,0 do 3,3V (*5V tolerant*),
- Temperatura pracy:
 - Typowo -40 .. +85 °C,
 - Niektóre w zawężonym zakresie 0 .. +70 °C,
- Końcówki adresowe:
 - Typowo trzy końcówki adresowe (A_0 , A_1 , A_2) wyprowadzone na zewnątrz umożliwiają podłączenie maksimum 8 identycznych układów na magistrali,
 - Niekiedy liczba końcówek adresowych jest ograniczona ze względu na obudowę.



Przykłady zastosowań

I²C LCD D

LCD Display Control

Display size:
2 line by 12 characters +
120 icons



The LCD Display driver is a complete example of how "complete" it generates the LCD voltage, temperature compensates, CGROM and RAM etc etc.

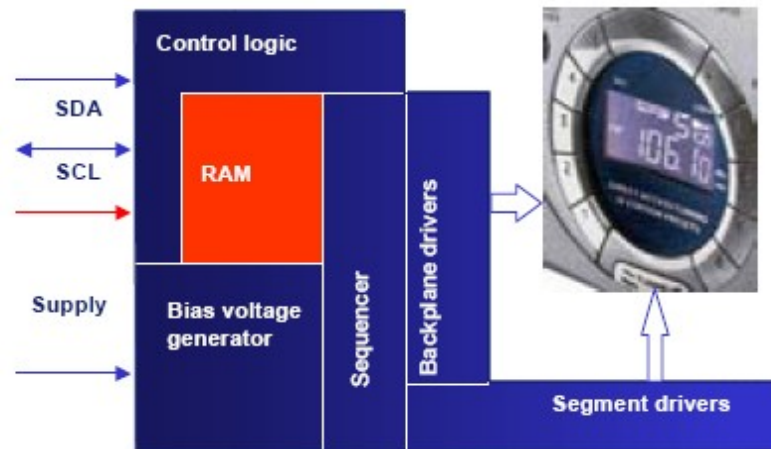
DesignCon 2003 TecForum I²C Bus Overview

I²C LCD Segment Driver

LCD Segment Control

Display sizes

1 x 24 ... 2 x 40...
single chip: 4 x 40 ... 16 x 24



The LCD Segment driver is a less complex LCD driver (e.g., just a segment driver).

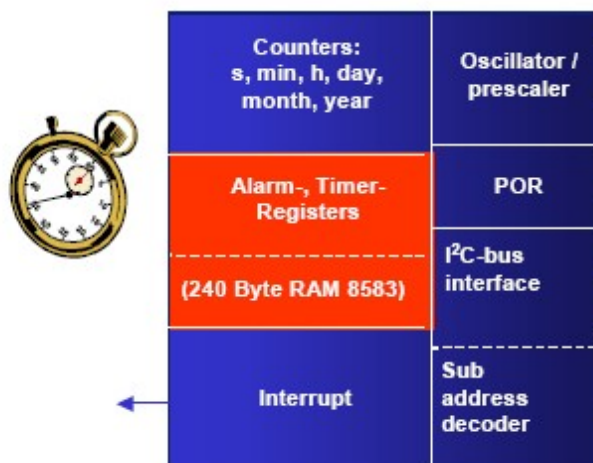
DesignCon 2003 TecForum I²C Bus Overview

117

Przykłady zastosowań

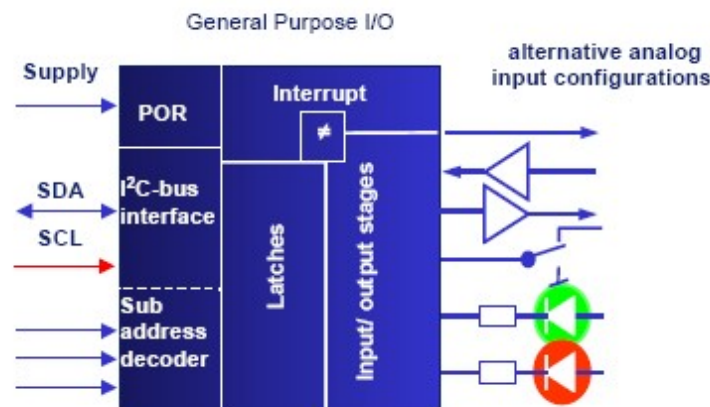
I²C Real Time

Real-Time Clock / Calendar



DesignCon 2003 TecForum I²C Bus Overview

I²C General Purpose I/O Expanders



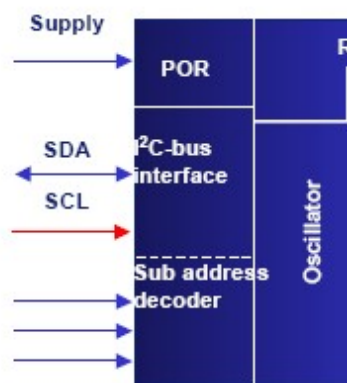
- Transfers keyboard, ACPI Power switch, keypad, switch or other inputs to microcontroller via I²C bus
- Expand microcontroller via I²C bus where I/O can be located near the source or on various cards
- Use outputs to drive LEDs, sensors, fans, enable and other input pins, relays and timers
- Quasi outputs can be used as Input or Output without the use of a configuration register.

DesignCon 2003 TecForum I²C Bus Overview

120

Przykłady zastosowań

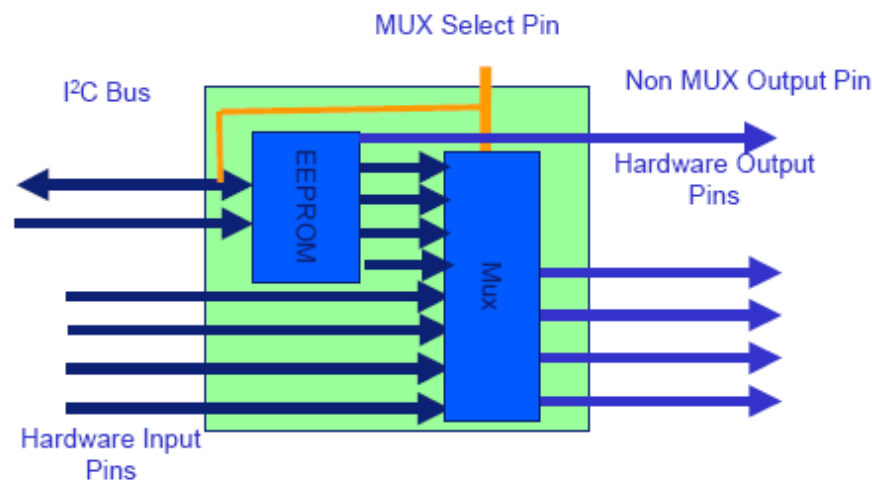
I²C LED Dimmer



- I²C/SMBus is not tied up by sending on and then off to “blink” LEDs.
- Frees up the micro’s timer
- Continues to blink LEDs even when the micro is in deep sleep mode
- Can be used to cycle relays and other hardware
- Higher frequency rate allows LED cycle for Red/Green/Blue color mix

DesignCon 2003 TecForum I²C Bus Overview

I²C DIP Switches



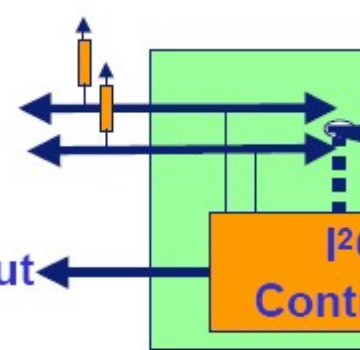
- Non-volatile EEPROM retains values when the device is powered down
- Used for Speed Step™ notebook processor voltage changes when on AC/battery power or when in deep sleep mode
- Also used as replacement for jumpers or DIP switches since there is no requirement to open the equipment cabinet to modify the jumpers/DIP switch settings

DesignCon 2003 TecForum I²C Bus Overview

132

Przykłady zastosowań

I²C Master

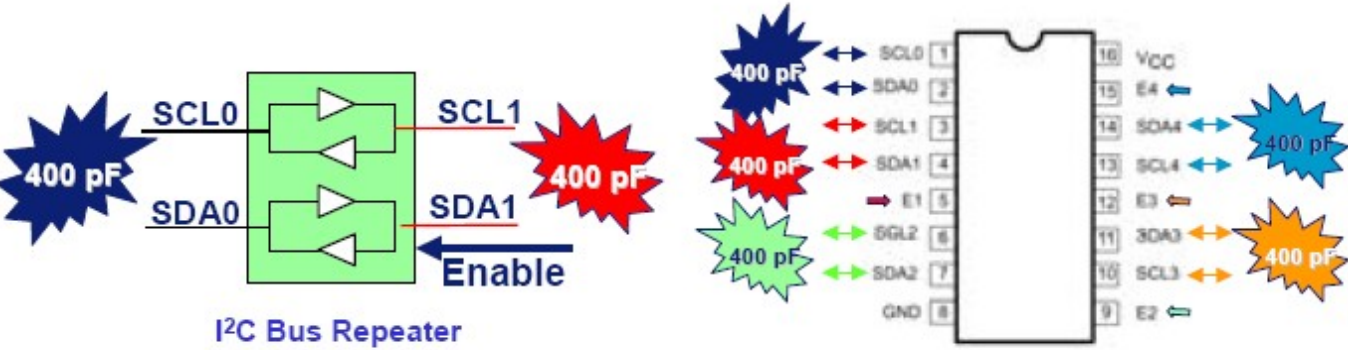


FEATURES

- Fan out main I²C/SMBus to multiple channels
- Select off or individual downstream channels
- I²C/SMBus commands used to select channel
- Power On Reset (POR) opens all channels
- Interrupt logic provides flag to master for system monitoring.

DesignCon 2003 TecForum I²C Bus Overview

I²C Bus Repeater and Hub



I²C Bus Repeater PCA9515

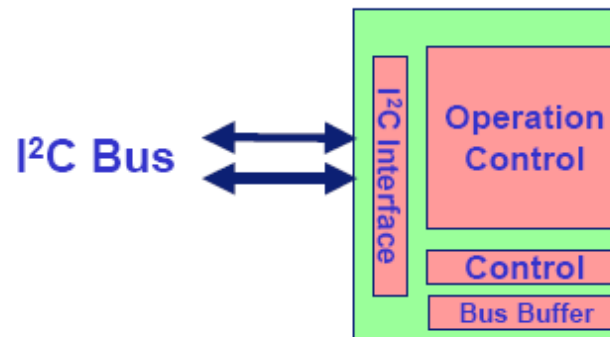
5-Channel I²C Hub PCA9516

- Bi-directional I²C drivers isolate the I²C bus capacitance to each segment.
- Multi-master capable (e.g., repeater transparent to bus arbitration and contention protocols) with only one repeater delay between segments.
- Segments can be individually isolated
- Voltage Level Translation
 - 3.3 V or 5 V voltage levels allowed on the segment

DesignCon 2003 TecForum I²C Bus Overview

Przykłady zastosowań

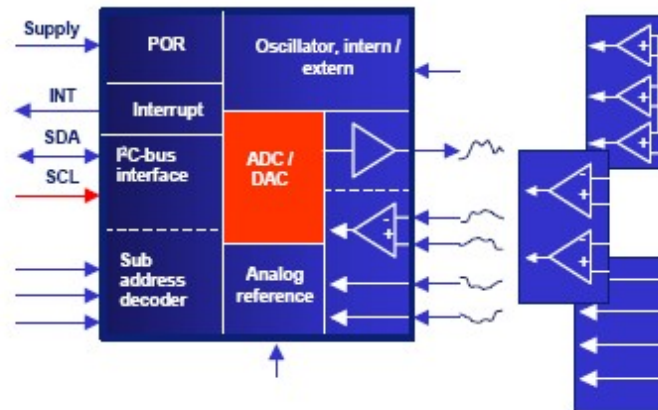
Parallel Bus to I²C



- Controls all the I²C bus specific timing
- Serves as an interface between microcontrollers/ microprocessors
- Allows the parallel bus system to

DesignCon 2003 TecForum I²C Bus Overview

Analog to Digital Converter



- 4 channel Analog to Digital
- 1 channel Digital to Analog

DesignCon 2003 TecForum I²C Bus Overview

These devices translate between digital information communicated via the I²C bus and analog information measured by a voltage.

Analog to digital conversion is used for measurement of the size of a physical quantity (temperature, pressure ...), proportional control or transformation of physical amplitudes into numerical values for calculation.

Digital to analog conversion is used for creation of particular control voltages to control DC motors or LCD contrast.

151

Przykłady zastosowań

I²C Serial CMOS

Standard Sizes

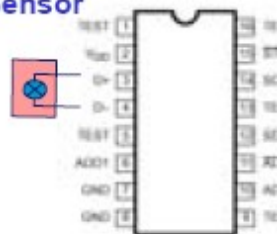
128 x 8-byte (1 kbit)	24C01
256 x 8-byte (2 kbit)	24C02
512 x 8-byte (4 kbit)	24C04
1024 x 8-byte (8 kbit)	24C08
2048 x 8-byte (16 kbit)	24C16
4096 x 8-byte (32 kbit)	24C32
8192 x 8-byte (64 kbit)	24C64
16384 x 8-byte (128 kbit)	24C128
32768 x 8-byte (256 kbit)	24C256
65536 x 8-byte (512 kbit)	24C512

- I²C bus is used to read and write
- Electrically Erasable Programmable Memory
 - 1,000,000 write cycles, unlimited
 - 10 year data retention

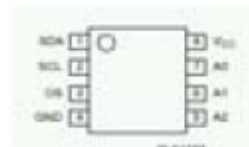
DesignCon 2003 TecForum I²C Bus Overview

I²C Hardware Monitors

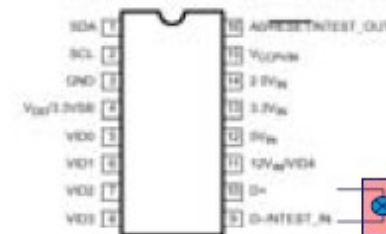
Remote Sensor



I²C Temperature Monitor
NE1617A
NE1618



Digital Temperature Sensor and Thermal Watchdog™
LM75A



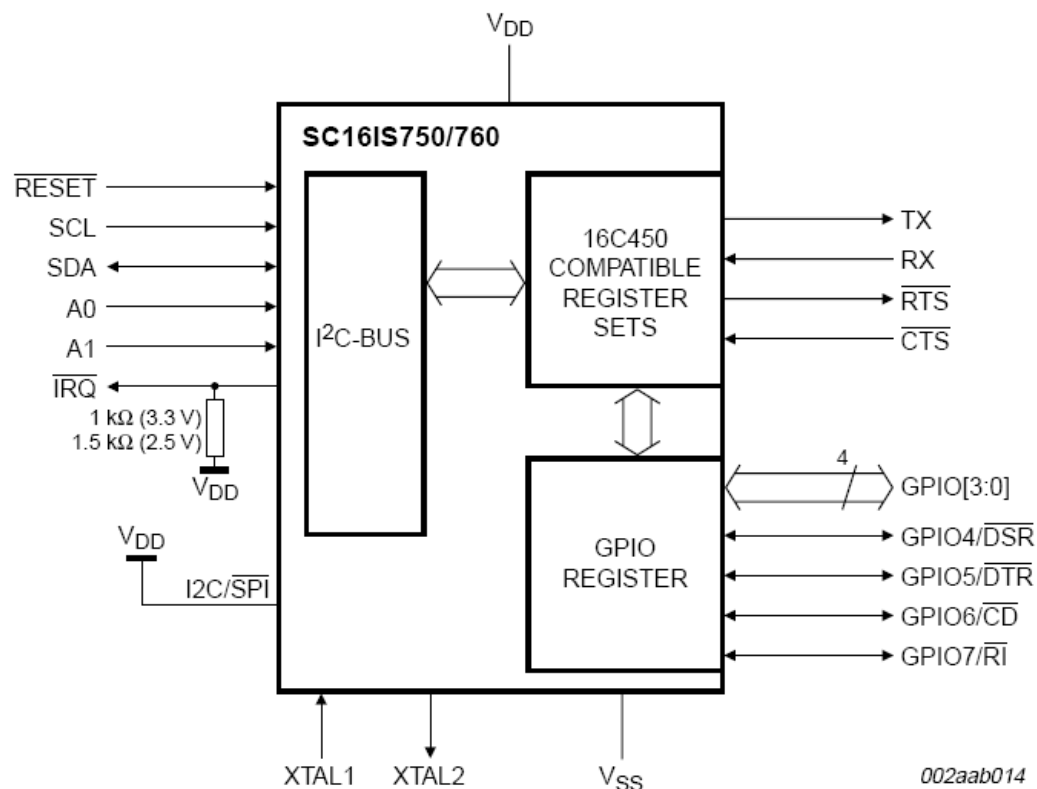
I²C Temperature and Voltage Monitor(Heceta4)
NE1619

- Sense temperature and/or monitor voltage via I²C
- Remote sensor can be internal to microprocessor

DesignCon 2003 TecForum I²C Bus Overview

154

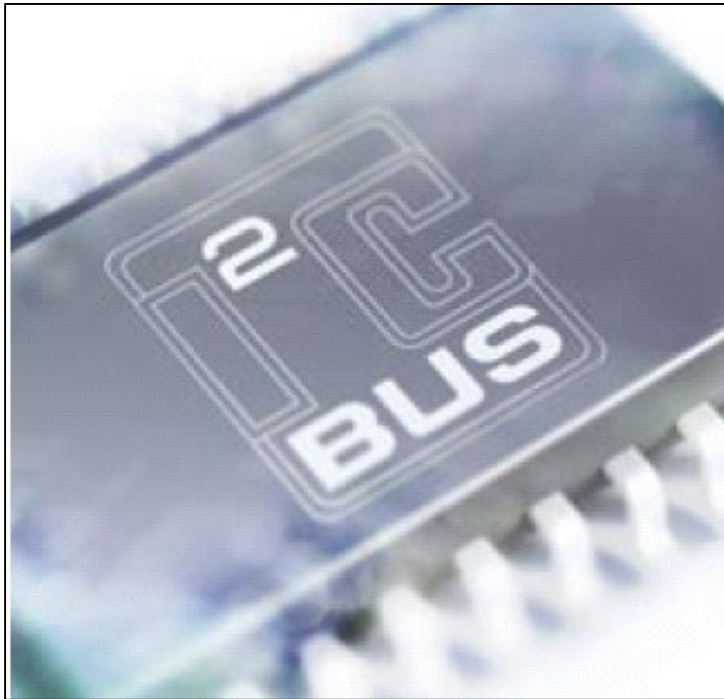
Przykłady zastosowań



Dodatkowe peryferia
(kontrolery) magistral
UART, SPI i innych.

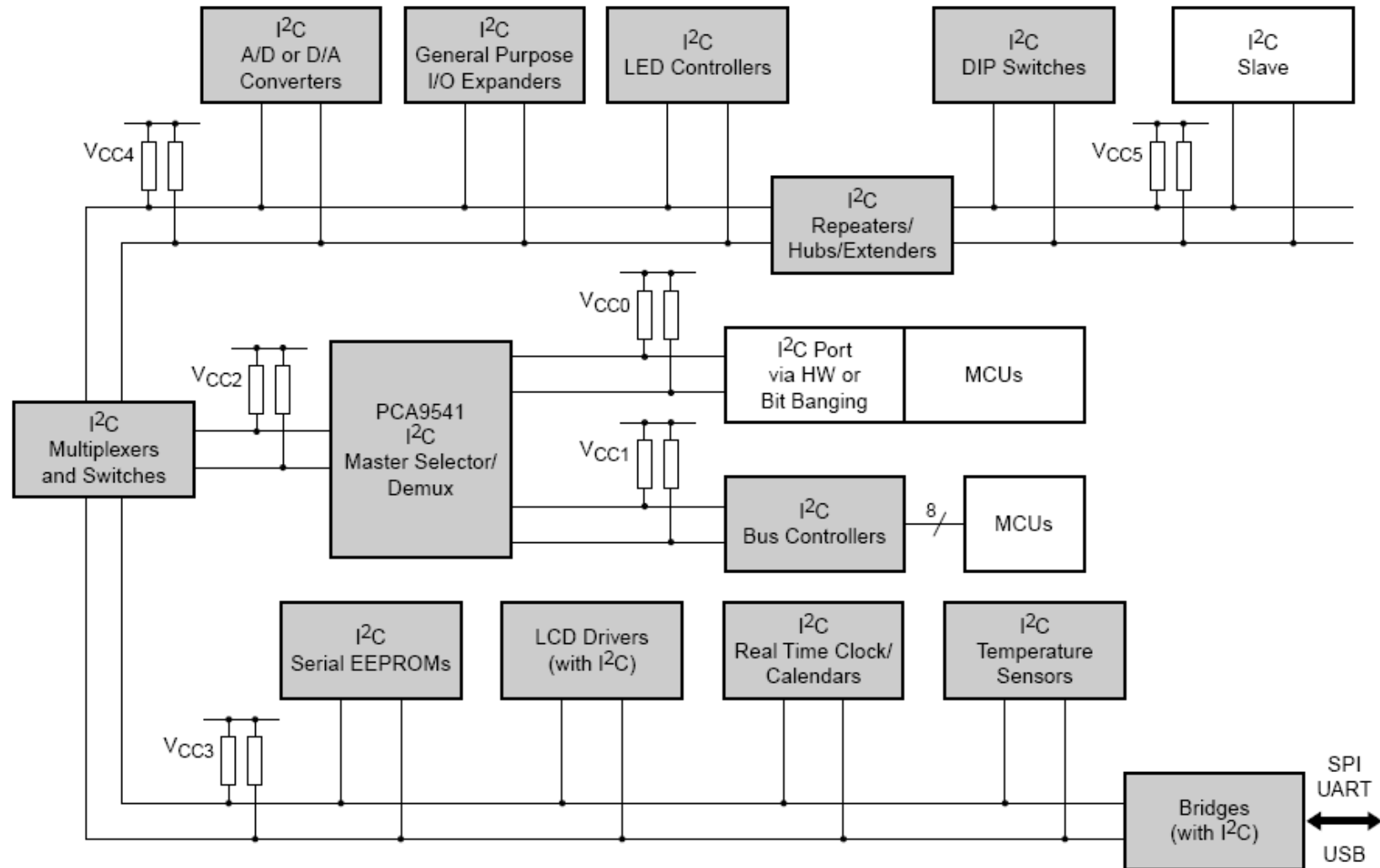
- Przykład:
 - **SC16IS740/750/760**, single UART with I2C/SPI interface, 64-bit FIFOs, IrDA SIR and GPIOs

Komunikacja – podstawy protokołu I2C

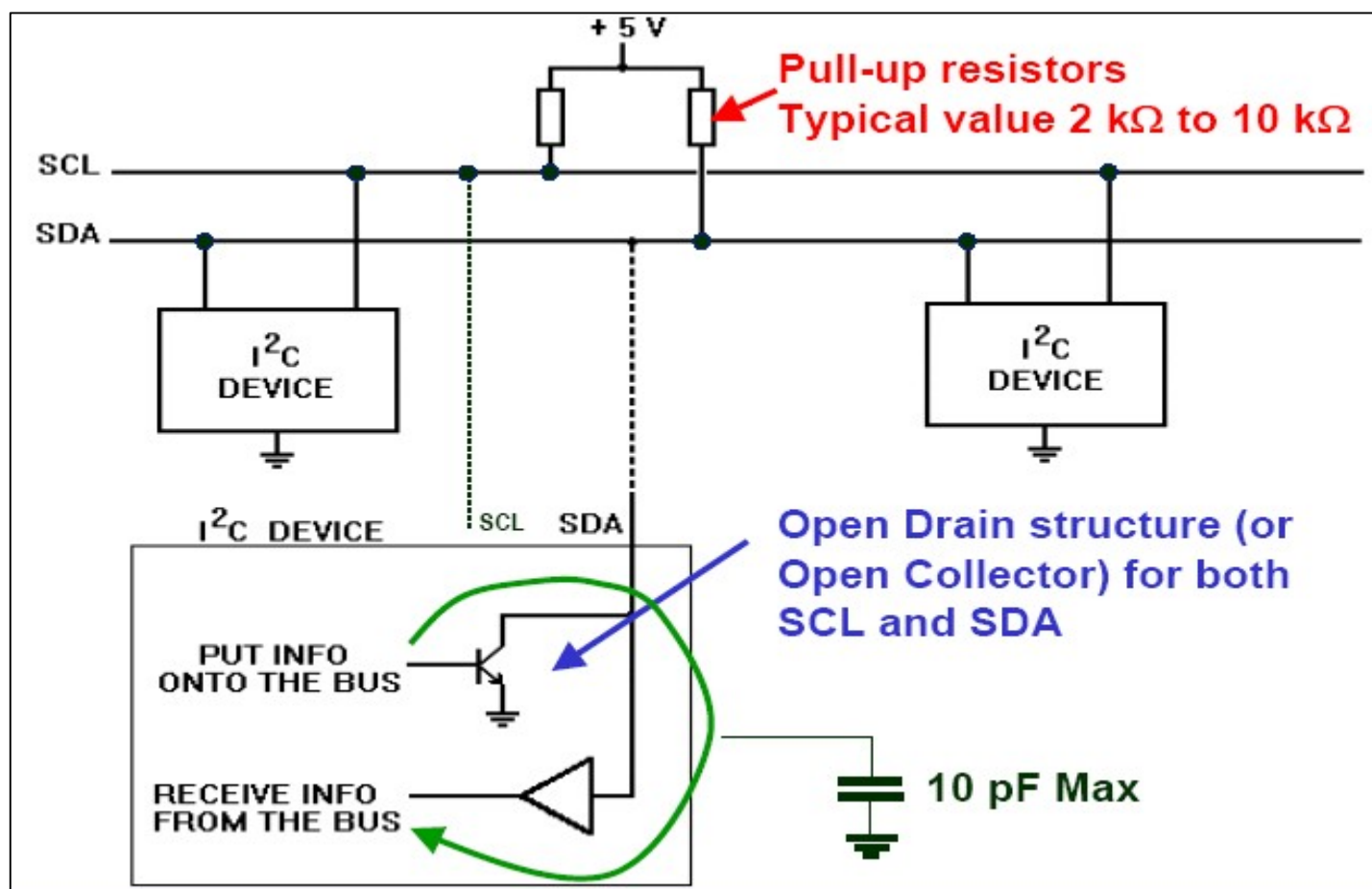


- Proste procedury pozwalające na rozpoczęcie, przebieg i zakończenie transmisji:
 - Bardzo dobra dokumentacja firmy Philips Semiconductor,
 - Możliwe do programowej generacji w prostych mikrokontrolerach,
 - Możliwość podłączenia wielu urządzeń *Master* (arbitraż),
- Każde urządzenie na magistrali identyfikowane jest na bazie unikalnego adresu,
- Urządzenie Master inicjalizujące transfer zapewnia sygnał SCL (zegar).

Przykładowa aplikacja



Warstwa fizyczna

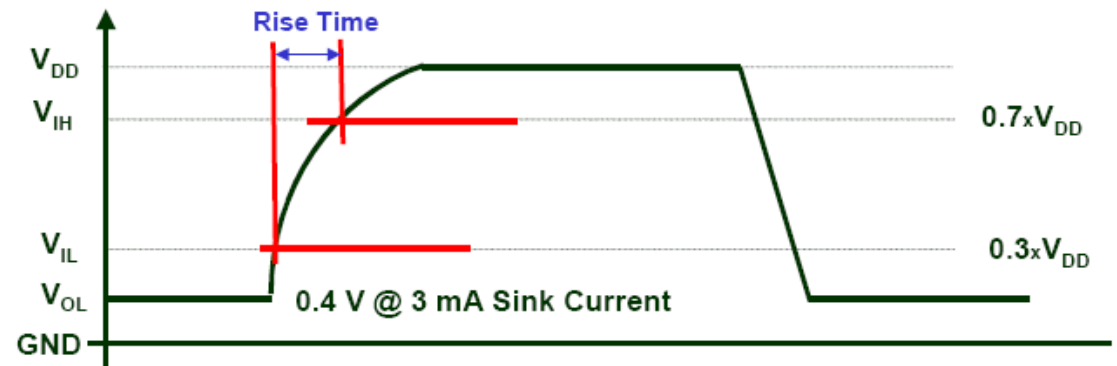


źródło: DesignCon 2003 Tecforum (I²C Bus Overview)

Prędkość transmisji

- Standard Mode (Sm)
 - 100 kbit/s
- Fast Mode (Fm)
 - 400 kbit/s
- Fast Mode Plus (Fm+)
 - 1 Mbit/s
- High Speed Mode (Hs-mode)
 - 3,4 Mbit/s

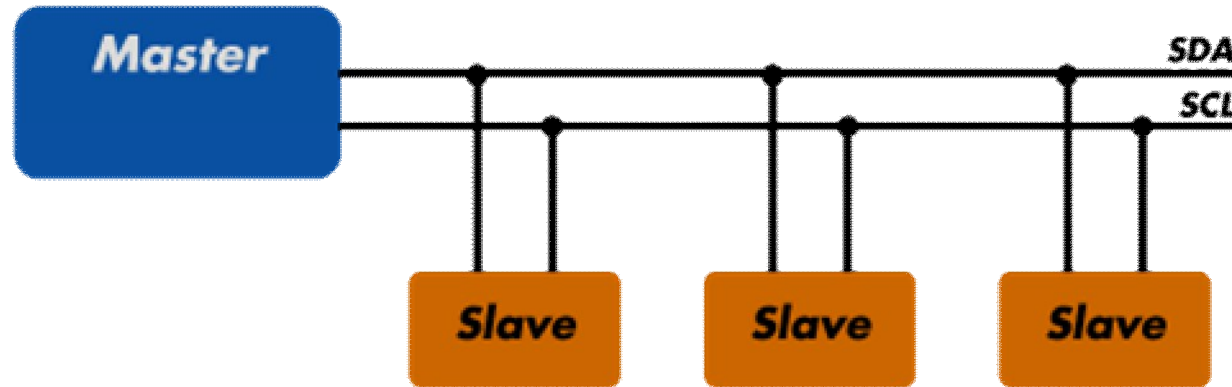
	Standard-Mode	Fast-Mode	High-Speed-Mode	
Bit Rate (kbits/s)	0 to 100	0 to 400	0 to 1700	0 to 3400
Max Cap Load (pF)	400	400	400	100
Rise time (ns)	1000	300	160	80
Spike Filtered (ns)	N/A	50	10	
Address Bits	7 and 10	7 and 10	7 and 10	



Terminologia

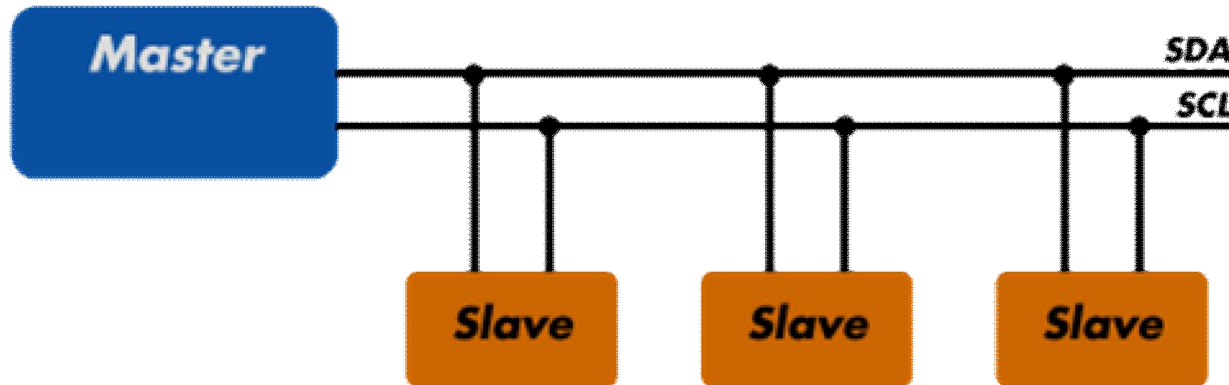
Term	Description
Transmitter	the device which sends data to the bus
Receiver	the device which receives data from the bus
Master	the device which initiates a transfer, generates clock signals and terminates a transfer
Slave	the device addressed by a master
Multi-master	more than one master can attempt to control the bus at the same time without corrupting the message
Arbitration	procedure to ensure that, if more than one master simultaneously tries to control the bus, only one is allowed to do so and the winning message is not corrupted
Synchronization	procedure to synchronize the clock signals of two or more devices

Założenia



- Równolegle połączone linie SDA (*Serial Data*) oraz SCL (*Serial Clock*),
- Magistrala kontrolowana przez urządzenie nadrzędne (*master*), zapewnia ono zegar (SCL) synchronizujący dane
- Każde urządzenie identyfikowane przez indywidualny adres (zarówno *master* jak i *slave*),

Założenia



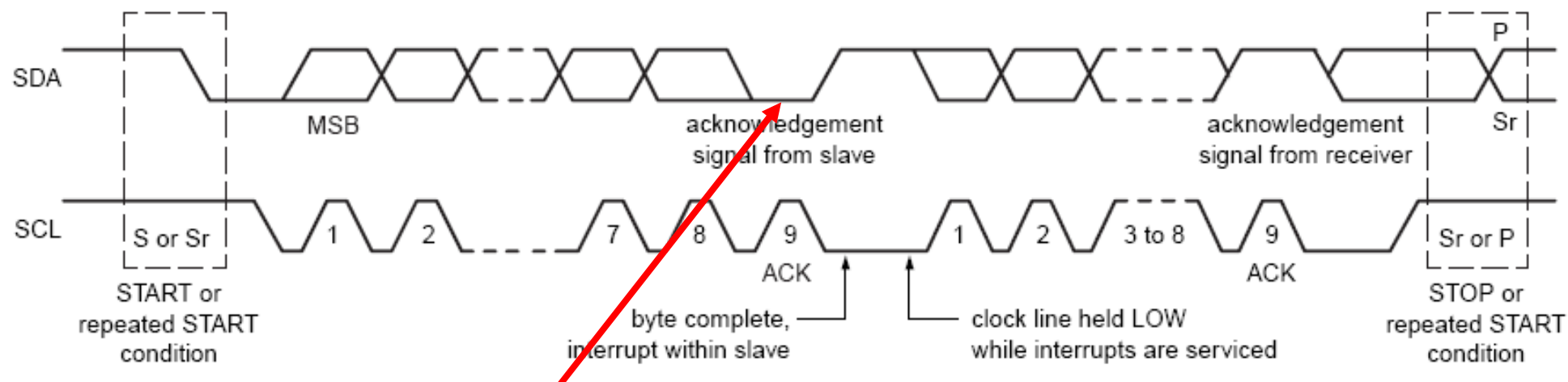
- Każde urządzenie może być jedynie odbiornikiem (np. *LCD driver*) bądź jednocześnie odbiornikiem/nadajnikiem (np. *pamięć EEPROM*),
- Możliwość pracy *multi-master* – z arbitrażem.

Protokół transmisji

- Dane wysyłane na magistrali organizowane są w bajty (po 8-bit, *MSB first*),
- Ilość bajtów przesyłanych w jednej transakcji jest nieograniczona,
- Każdy bajt potwierdzany jest bitem ACK,
- Jeśli *slave* chce wstrzymać transmisję ściąga linię SCL do niskiego stanu logicznego (*master wait state*)

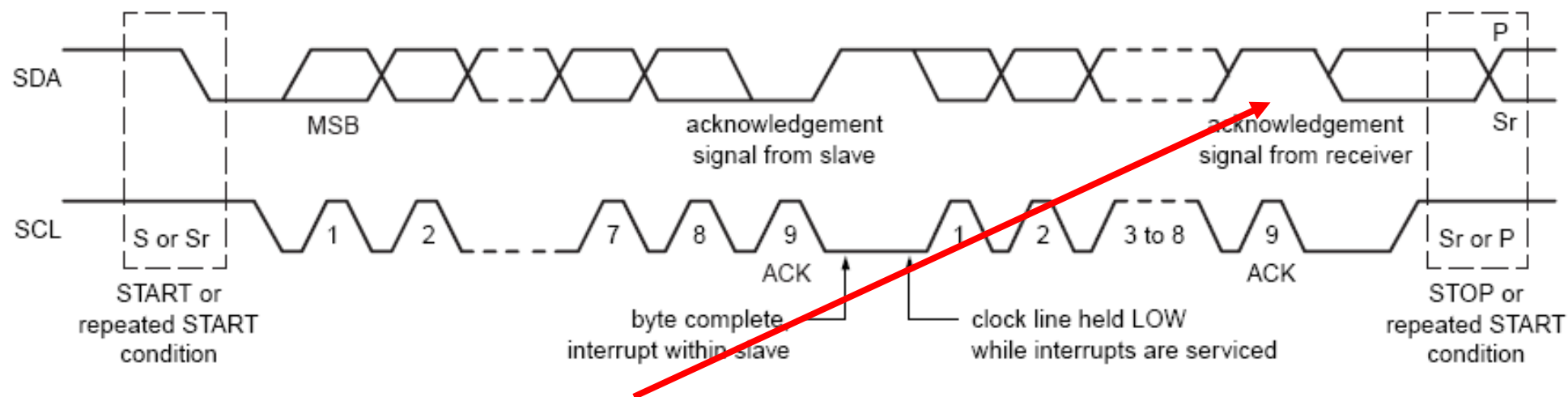


Protokół transmisji



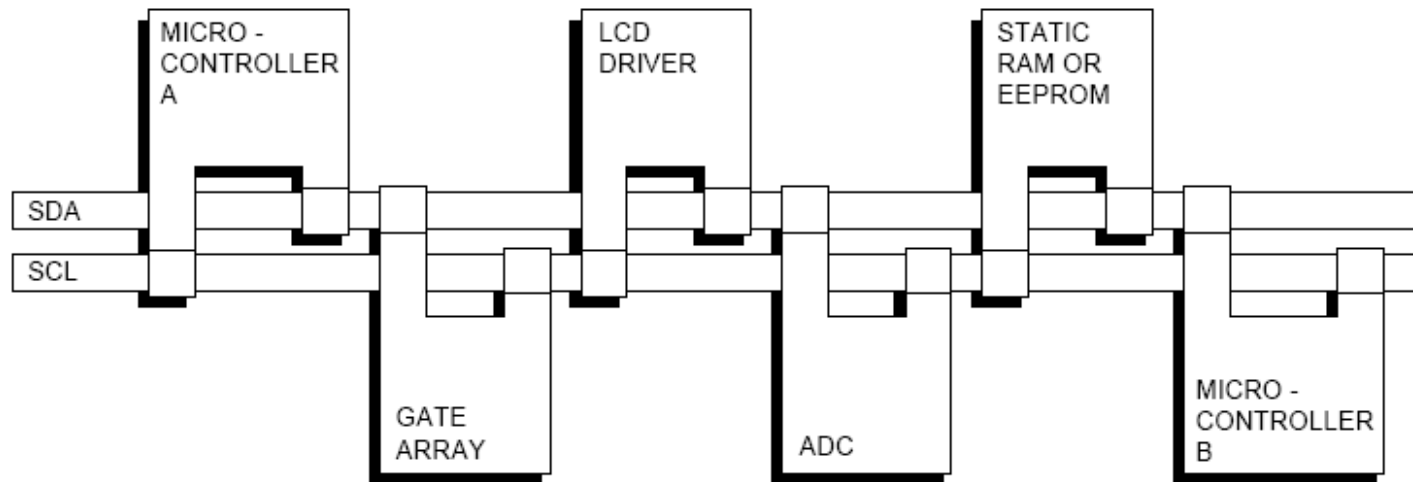
- Potwierdzenie ACK (9-bit):
 - sygnalizuje urządzeniu *master*, że bajt odebrano prawidłowo oraz że można wysyłać kolejny
- *Master* zwalnia na czas bitu ACK linię SDA, tak aby *slave* mógł wystawić niski stan logiczny (a tym samym potwierdzić bajt)

Protokół transmisji



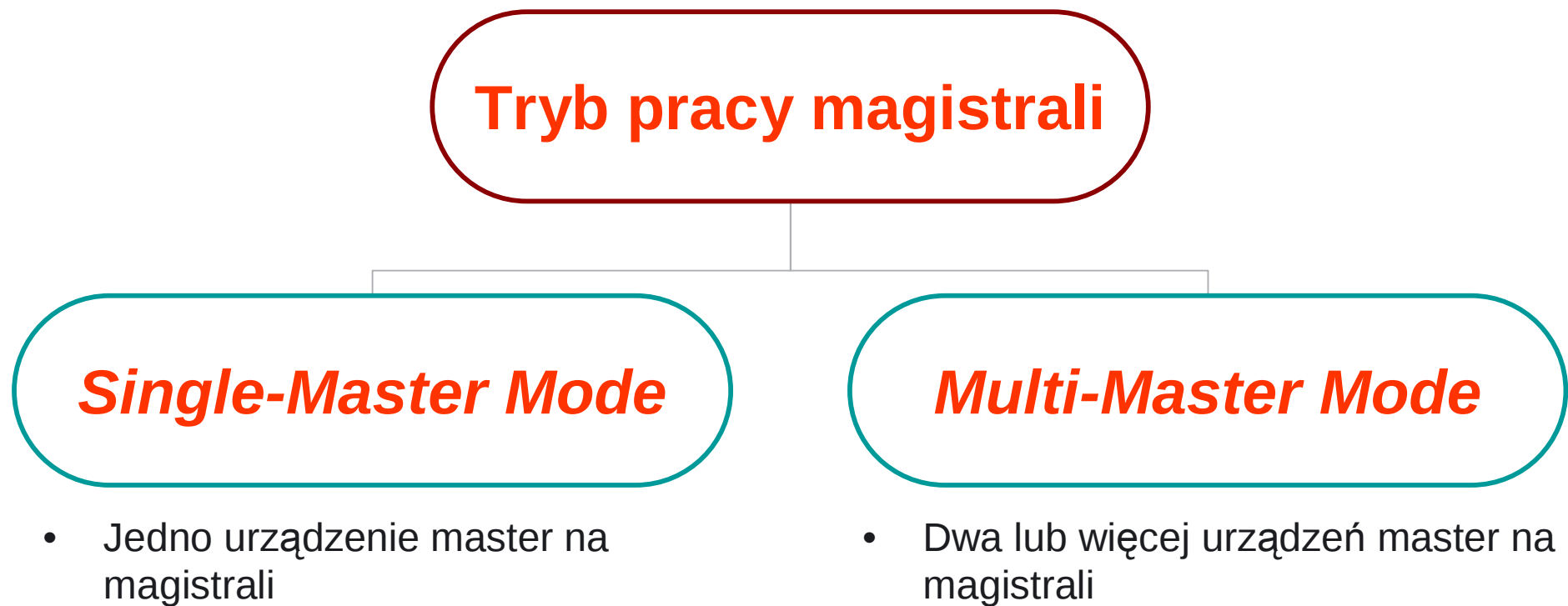
- Nie-Potwierdzenie NACK (9-bit):
 - na magistrali nie ma urządzenia o wybranym adresie,
 - adresowane urządzenie jest obecne, nie ma jednak możliwości pojąć transmisji z układem master w danej chwili
 - przesłano niezrozumiały rozkaz / dane,
 - urządzenie nie jest w stanie odebrać więcej danych,
 - układ *master-receiver* sygnalizuje urządzeniu *slave* koniec transmisji

Wymiana danych



- Transmisja: $uC A \Rightarrow uC B$, kontrolowana przez $uC A$
 - $uC A$ (*master*) adresuje $uC B$ (*slave*)
 - $uC A$ (*master-transmitter*) wysyła dane do $uC B$ (*slave-receiver*)
 - $uC A$ kończy transmisję
- Transmisja: $uC A \Leftarrow uC B$, kontrolowana przez $uC A$
 - $uC A$ (*master*) adresuje $uC B$ (*slave*)
 - $uC A$ (*master-receiver*) odbiera dane od $uC B$ (*slave-transmitter*)
 - $uC A$ kończy transmisję

Tryb pracy magistrali I2C

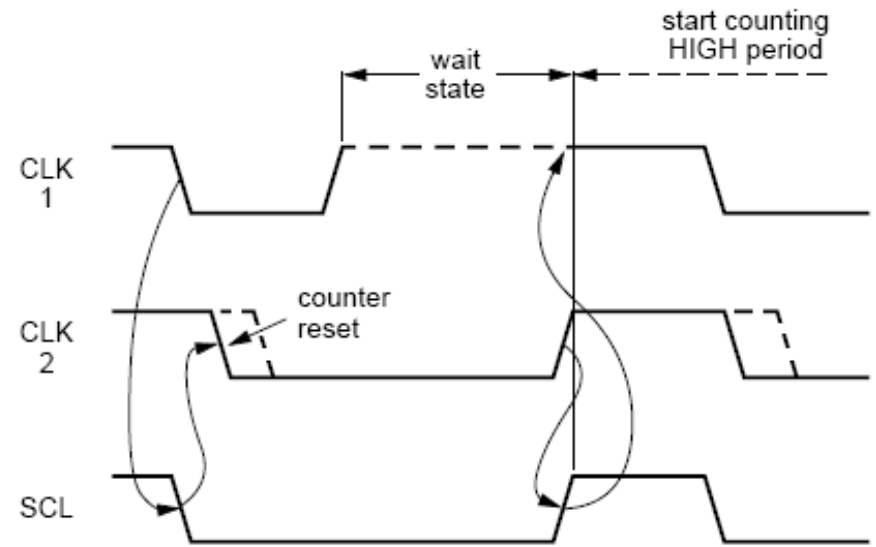


Multi-Master Mode

- Co w przypadku, gdy dwa urządzenia master rozpoczną nadawanie w tym samym czasie?
- Procedury rozstrzygające który z nich ma przejąć kontrolę i dokończyć transmisję, który ma poczekać na zwolnienie magistrali:
 - Synchronizacja zegarów SCK
 - Arbitraż
- Procedury te nie są potrzebne w przypadku magistral *single master*.

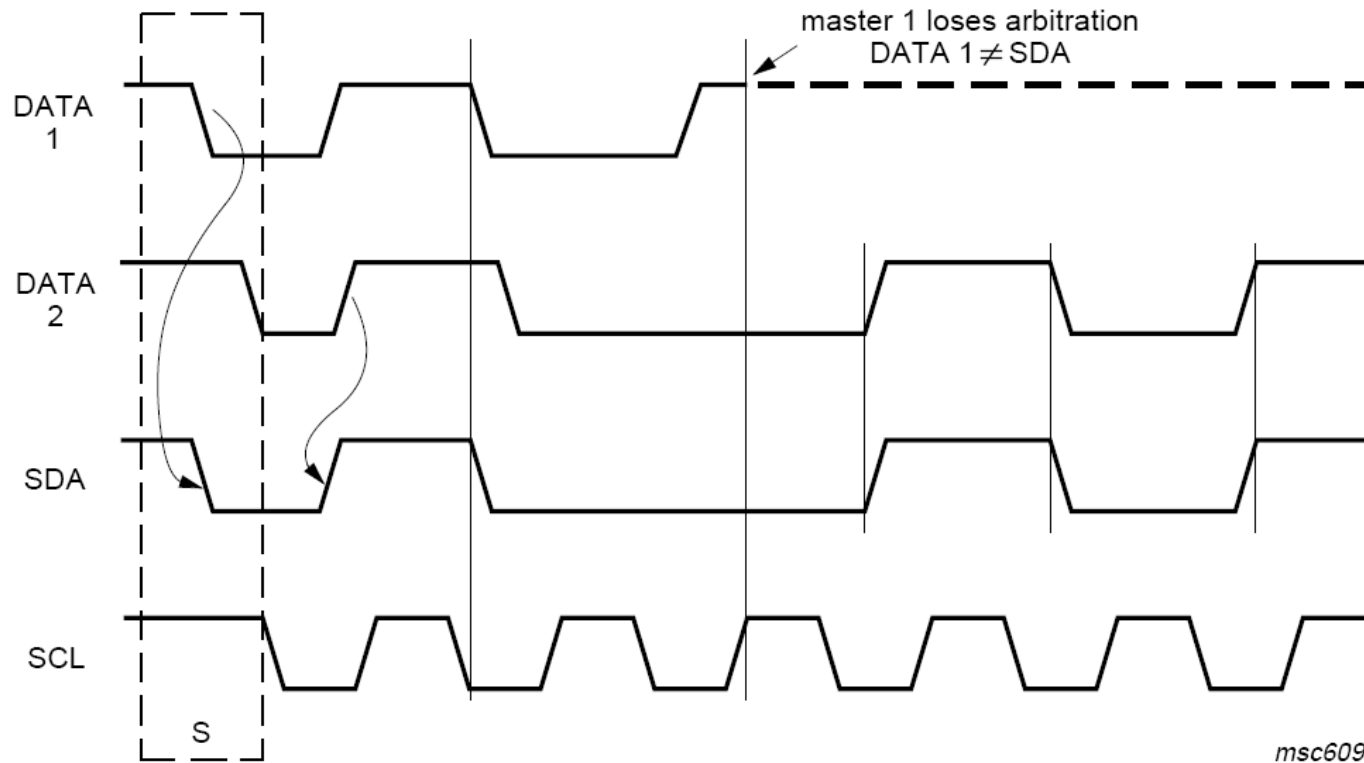
Synchronizacja zegarów: *wired-AND*

- Wykonywana poprzez *wired-AND* (tzw. „iloczyn na drucie”), charakterystyczny dla wyjść typu *open-collector*, *open-drain*:
 - „1” recesywne, „0” dominujące
- Czas SCL LOW determinowany przez układ master z najwolniejszą prędkością transmisji (najdłuższy okres), czas SCL HIGH determinowany przez układ master z najszybszą prędkością transmisji.



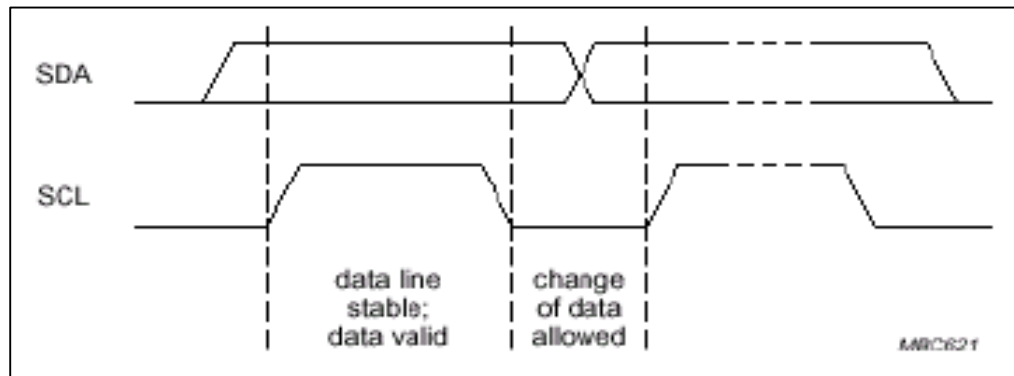
Arbitraż: *wired-AND*

- Procedura arbitrażu – ponownie: *wired-AND*
- Pierwszy układ wystawiający na magistralę „1”, gdy inny wystawia „0” przegrywa procedurę arbitrażu



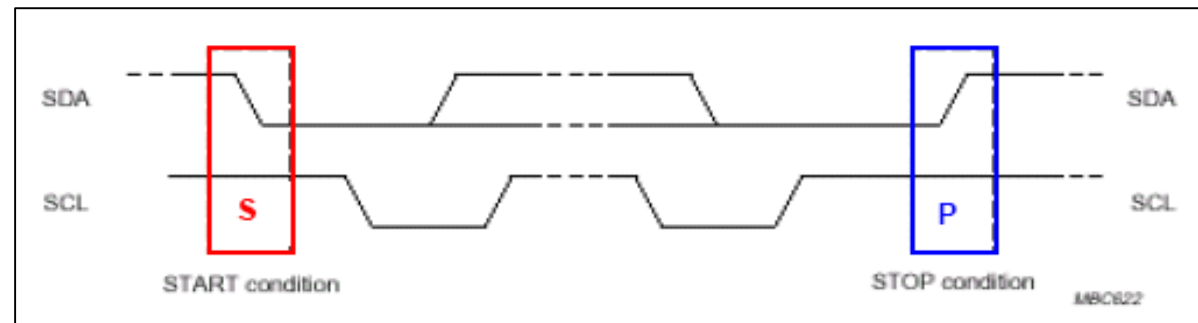
msc609

Warunki START/STOP



- SCL strobuje dane.
- Dane na linii SDA muszą być stabilne podczas wysokiego stanu na SCL.

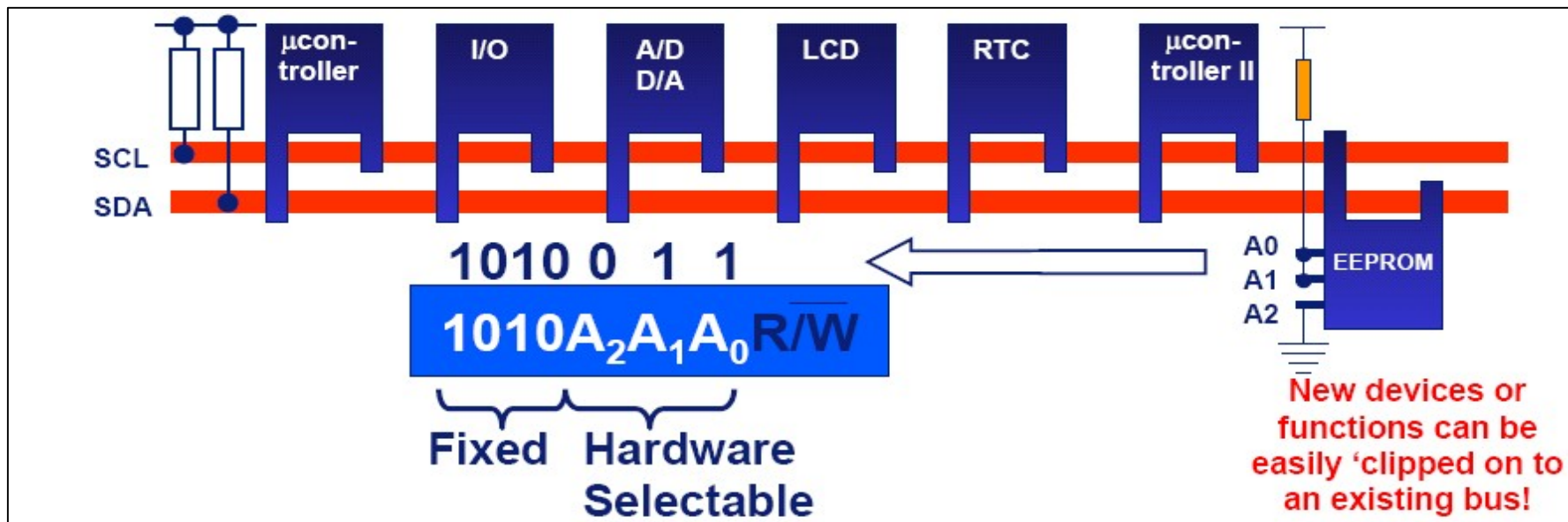
- Wyjątkiem od powyższej zasady są warunki startu i stopu transmisji.



- **START**: zbocze opadające na linii SDA podczas wysokiego stanu linii SCL,
- **STOP**: zbocze narastające na linii SDA podczas wysokiego stanu linii SCL,

źródło: DesignCon 2003 Tecforum (I2C Bus Overview)

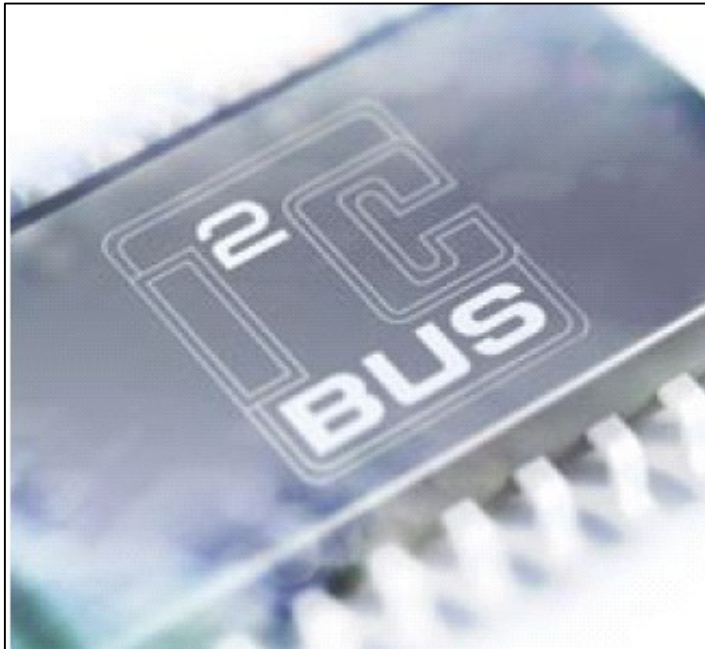
Adresowanie



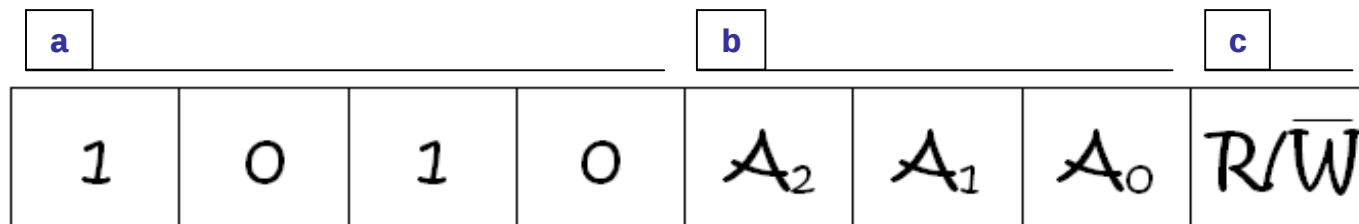
- Każde urządzenie jest indywidualnie adresowane przez uC,
- Każde urządzenie ma unikalny adres: stały (hardware) albo programowalny (np. uC),
- Istnieją różne klasy adresów dla różnych rodzajów urządzeń (ADC, Digital Clock, DIP Switches...),
- Adresy różnym klasom przydzielane są przez *I2C-committee*,
- 112 klas urządzeń, maks. opisywanych przez 7 bitów.

źródło: DesignCon 2003 Tecforum (I2C Bus Overview)

Adresowanie



- Dla pamięci EEPROM mamy więc 7 bitowy adres postaci:
 - Pierwsze 4 bity adresu – określają klasę urządzenia – (a),
 - Kolejne 3 (konfigurowalne poprzez zwarcie odpowiednich linii do masy/zasilania) zapewniają podłączenie na magistrali kilku urządzeń tego samego typu (b),
 - Ostatni – określa typ kierunku przesyłanych danych – (c).

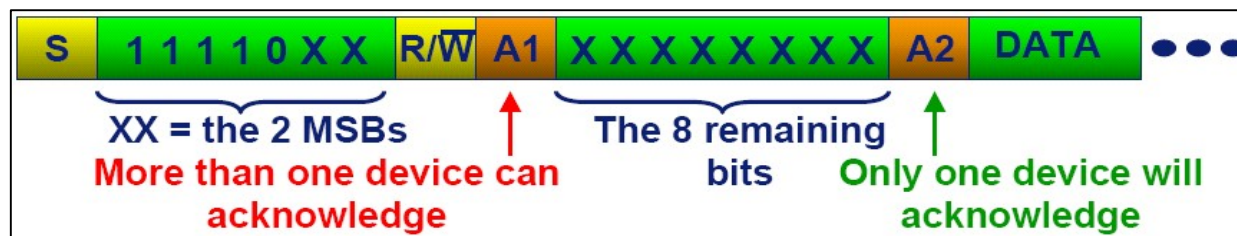


Formaty adresu

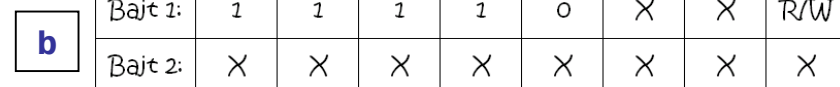
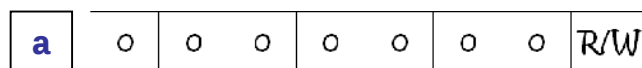
- Pierwszy bajt nadawany po bicie startu określa adres urządzenia SLAVE.
- Adres 7-bitowy:



- Adres 10-bitowy:

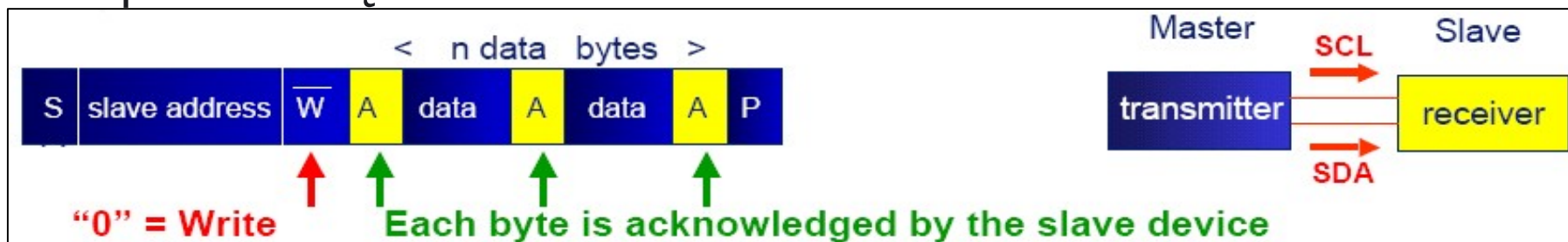


- Wyjątki od reguły:
 - „General Call” – adresowanie wszystkich urządzeń (**a**),
 - 10-bitowe adresowanie urządzeń Slave (**b**),
 - Inne adresy zarezerwowane...



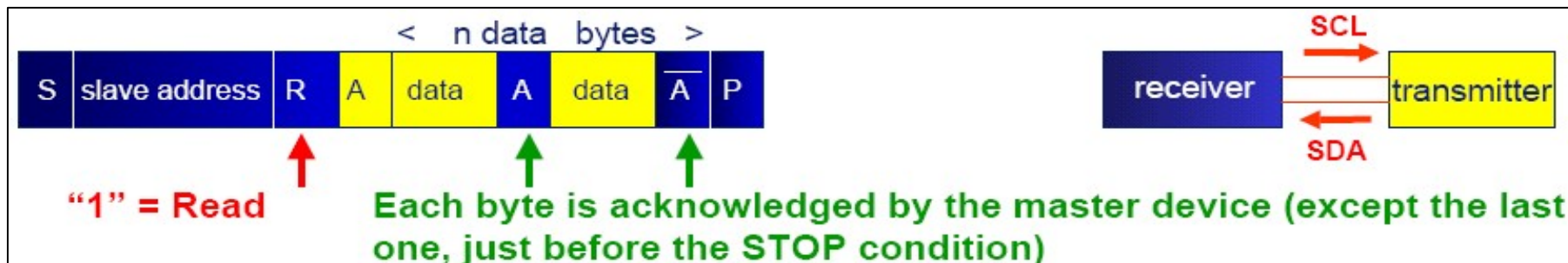
Operacje zapisu i odczytu

- Zapis do urządzenia Slave:



Master transmituje dane – generuje oba sygnały: zegara i danych podczas całej transmisji.

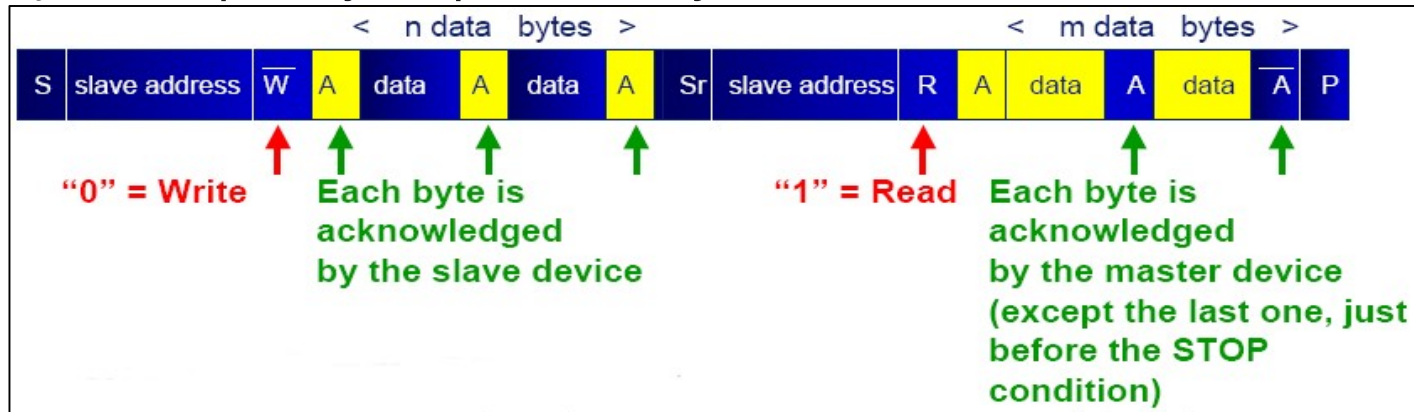
- Odczyt z urządzenia typu Slave:



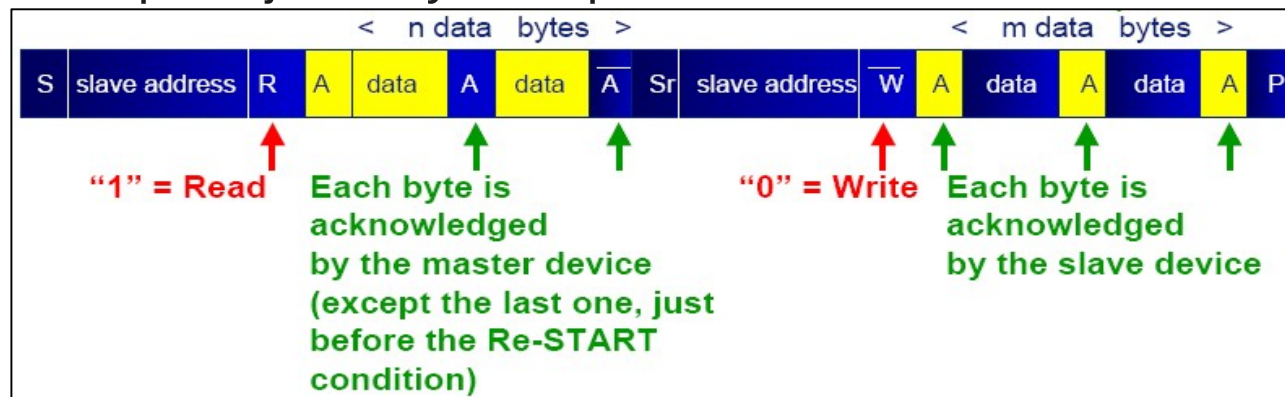
Master najpierw transmituje potem odbiera dane – zegar generowany jest przez niego podczas całej transmisji, gdy tylko wysłaje adres urządzenia od którego oczekuje danych przechodzi na odbiór linii danych.

Operacje zapisu i odczytu

- Połączone operacje zapisu i odczytu:

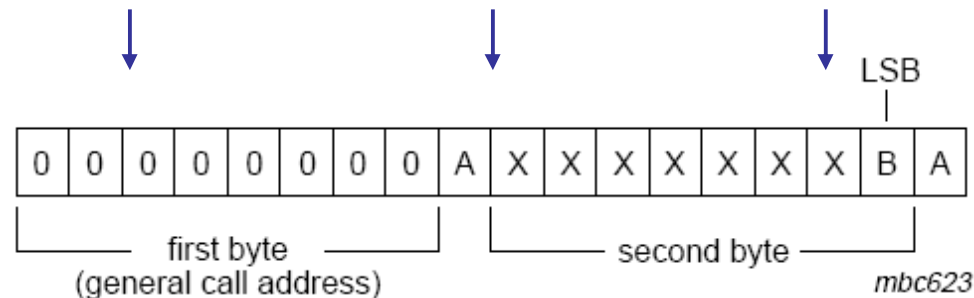


- Połączone operacje odczytu i zapisu:



General Call (~broadcast)

- Urządzenie nadrzędne ma możliwość zaadresowania wszystkich urządzeń podłączonych do magistrali:
 - Urządzenie nie obsługujące *General Call* ignoruje je,
 - Urządzenia obsługujące *General Call* potwierdzają bajt adresu oraz przechodzą w tryb *slave-receiver*,
 - Master nie wie jak dużo urządzeń będzie odbierało dane,
- Znaczenie *General Call* określone jest w drugim bajcie (szczegóły – UM10204).



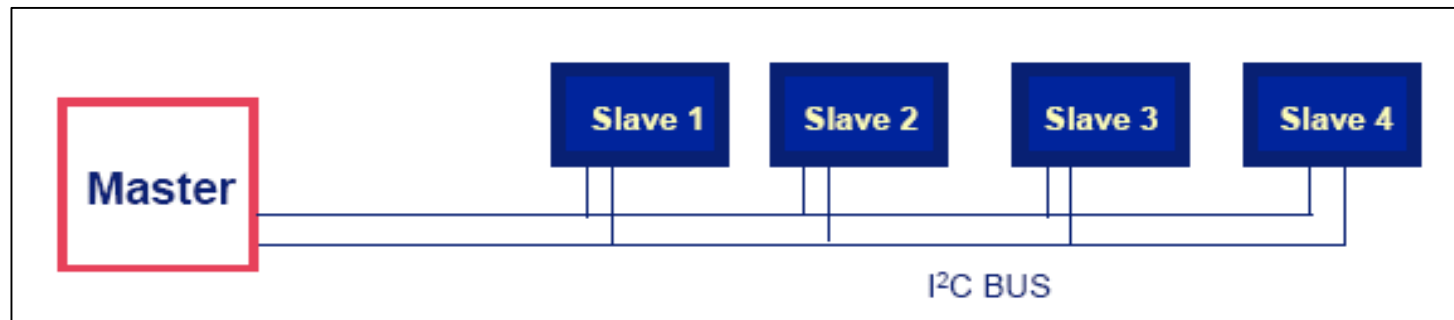
General Call

- kolejny bajt w wywołaniu General Call określa komendę:
 - LSB = 0
 - programmable part of device's address manipulation
 - resetting devices
 - LSB = 1
 - master (e.g. keyboard scanner) doesn't know where to send data
 - remaining 7 bits contain master's address

Software Reset

- Sekwencja:
 - *General Call*: 0000 0000 (0x00)
 - *SW RESET*: 0000 0110 (0x06)
- Oznacza programowy *reset* wszystkich urządzeń podłączonych do magistrali, które obsługują *General Call*.
- Możliwe jest również ustawienie programowalnej części adresu resetowanego urządzenia.

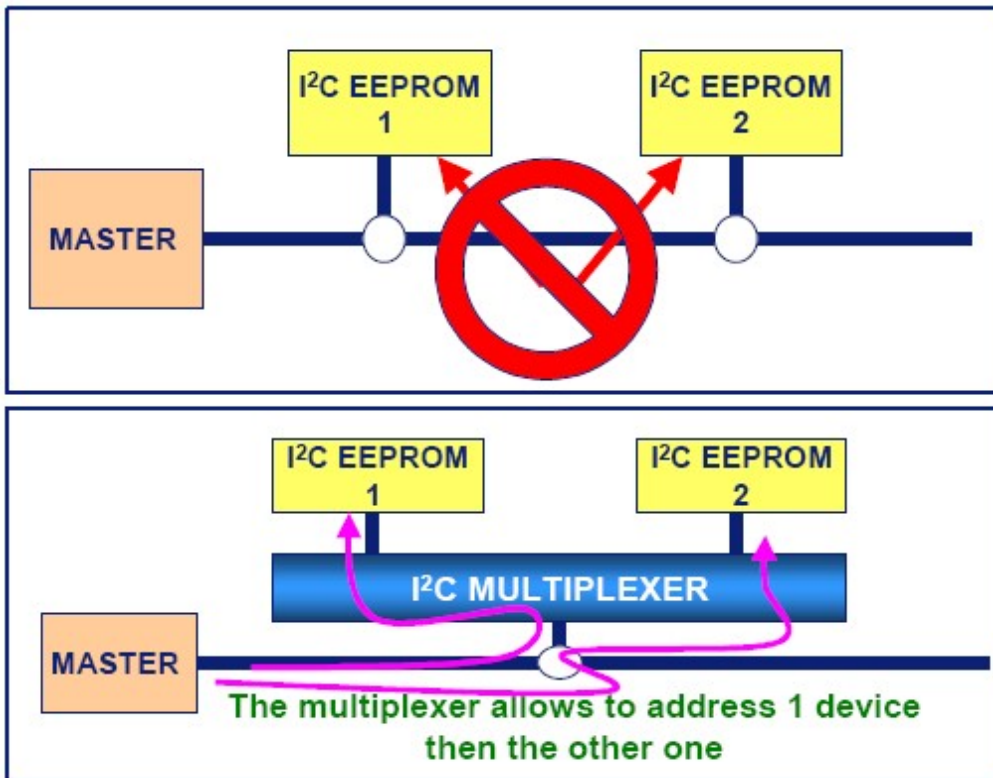
Czego potrzeba do uruchomienia magistrali I2C?



- Istnieją trzy podstawowe metody:
 1. Wykorzystując mikrokontroler z wbudowanym interfejsem I2C (TWI) – każdy odebrany bajt (bit) może być odczytany po przerwaniu,
 2. Wykorzystując dowolny mikrokontroler – obsługa programowa interfejsu (*bit-banging*),
 3. Wykorzystując dowolny uC oraz kontroler magistrali (konwerter równoległy => I2C, np. PCF9564) lub układ pośredniczący (konwerter UART => I2C, SPI => I2C).



Konflikty adresów



- Problemy w przypadku podłączenia kilku urządzeń bez programowalnego adresu
- Możliwość dynamicznego podziału magistrali I2C na 2, 4 lub 8 pod-magistral I2C przez multiplexer
- Przełączanie magistral odbywa się poprzez 2-bajtowe komendy sterujące multiplexer
- Opcjonalne przerwania z multipleksera od pod-magistral.

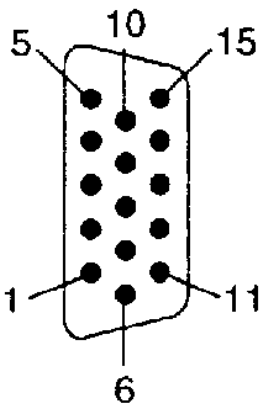
Magistrale bazujące na I2C

- I2C używana jest jako podstawa dla kilku innych, specjalizowanych magistral:
 - SMBus (*System Management Bus*) – zaprojektowana przez f. Intel w 1995 roku
 - Dodaje programowy Address Resolution Protocol (dynamiczne przydzielanie adresów – „rekonfiguracja” przy ‘hot-plug’)
 - Używana jako magistrala kontrolująca „mniejsze” peryferia na płycie głównej w wielu komputerach PC – np. monitor baterii, czujnik temperatury, napięcia, kontroler obrotów wentylatora itp.
 - PMBus (*Power Management Bus*)
 - IPMI (*Intelligent Platform Management Interface*)
 - ATCA (*Advanced Telecom Computing Architecture*)

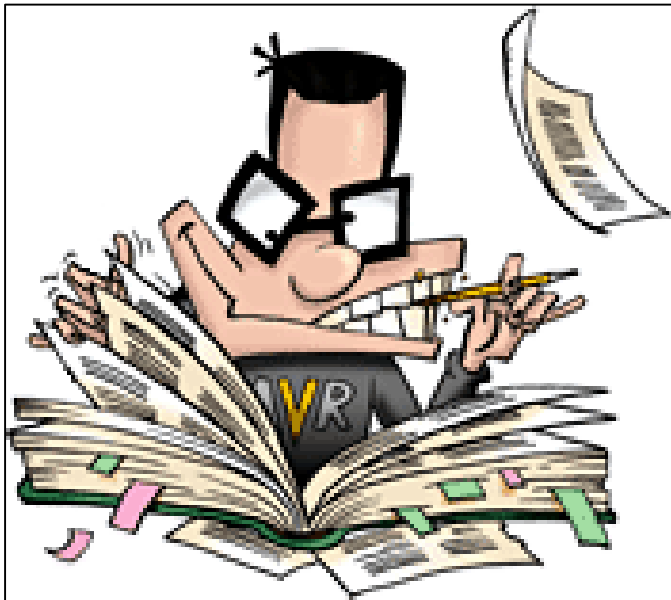


Magistrale bazujące na I2C

- I2C używana jest jako podstawa dla kilku innych, specjalizowanych magistral:
 - VESA Display Data Channel
 - Stare monitory analogowe identyfikowane na podstawie pinów ID0, ID1, ID2 odpowiednio zwieranych do masy,
 - VESA DDC1 – karta graficzna może odczytać informacje z monitora,
 - VESA DDC2 – karta graficzna może odczytać informacje z monitora, może również zdalnie ustawić z jego parametry (kontrast, jasność itp.) – wykorzystano standard magistrali I2C:
 - PIN 12 – linia SDA
 - PIN15 – linia SCL



Pytania?



Pytania?

Więcej o I2C

- NXP:
 - I2C User Manual:
 - http://www.nxp.com/acrobat_download/applicationnotes/AN10216_1.pdf
 - I2C-bus specification and user manual:
 - http://www.nxp.com/acrobat_download/usermanuals/UM10204_3.pdf
- The Official Site of Embedded Development Community
 - <http://www.embedded.com>
- SMBus
 - <http://smbus.org>
 - <http://smbus.org/specs/smbus20.pdf>
- VESA DDC
 - http://documents.epanorama.net/documents/pc/vga_bd15.html



Politechnika Łódzka

Instytut Elektroniki

Dziękuję za uwagę.

